

21. 電気的特性

第21章 目次

21

21.1	絶対最大定格	721
21.2	マスクROM版、PROM版の電気的特性	721
21.2.1	DC特性	721
21.2.2	AC特性	727
21.2.3	A/D変換特性	733
21.2.4	D/A変換特性	734
21.3	フラッシュメモリ版の電気的特性	735
21.3.1	DC特性	735
21.3.2	AC特性	742
21.3.3	A/D変換特性	748
21.3.4	D/A変換特性	749
21.3.5	フラッシュメモリ特性	750
21.4	動作タイミング	751
21.4.1	バスタイミング	751
21.4.2	リフレッシュコントローラバスタイミング	753
21.4.3	制御信号タイミング	758
21.4.4	クロックタイミング	760
21.4.5	TPC、I/Oポートタイミング	760
21.4.6	ITUタイミング	761
21.4.7	SCI入出力タイミング	762
21.4.8	DMA Cタイミング	763

21.1 絶対最大定格

絶対最大定格を表21.1に示します。

表21.1 絶対最大定格

項 目	記 号	定 格 値	単 位
電 源 電 圧	V_{CC}	-0.3 ~ +7.0	V
プログラム電圧	HD6473048	-0.3 ~ +13.5	V
	HD64F3048	-0.3 ~ +13.0	
入力電圧 (MD2、ポート7以外)	V_{IN}	-0.3 ~ $V_{CC} + 0.3$	V
入力電圧 (MD2)	下記*1 製品に適用	-0.3 ~ $V_{CC} + 0.3$	V
	HD64F3048	-0.3 ~ +13.0	
入力電圧 (ポート7)	V_{IN}	-0.3 ~ $AV_{CC} + 0.3$	V
リファレンス電源電圧	V_{REF}	-0.3 ~ $AV_{CC} + 0.3$	V
アナログ電源電圧	AV_{CC}	-0.3 ~ +7.0	V
アナログ入力電圧	V_{AN}	-0.3 ~ $AV_{CC} + 0.3$	V
動 作 温 度	T_{OPR}	通常仕様品 : -20 ~ +75	℃
		広温度範囲仕様品 : -40 ~ +85	℃
保 存 温 度	T_{STG}	-55 ~ +125	℃

*1 適用製品 : HD6473048, HD6433048, HD6433047, HD6433045, HD6433044

【使用上の注意】

絶対最大定格を超えてLSIを使用した場合、LSIの永久破壊となることがあります。
 V_{PP} およびMD2は、オーバシュートのピークが13Vを超えないようにしてください。

21.2 マスクROM版、PROM版の電気的特性

21.2.1 DC特性

DC特性を表21.2に示します。また、出力許容電流値を表21.3に示します。

表21.2 DC特性(1)

条件: $V_{CC}=5.0V \pm 10\%$ 、 $AV_{CC}=5.0V \pm 10\%$ 、 $V_{REF}=4.5V \sim AV_{CC}$ 、 $V_{SS}=AV_{SS}=0V^{**}$
 $T_a = -20 \sim +75^\circ C$ (通常仕様品)、 $T_a = -40 \sim +85^\circ C$ (広温度範囲仕様品)

項	目	記号	min	typ	max	単位	測定条件
シュミットトリガ 入力電圧	ポートA、 P8 ₀ ~P8 ₂ 、 PB ₀ ~PB ₃	V_{T^-}	1.0	—	—	V	
		V_{T^+}	—	—	$V_{CC} \times 0.7$	V	
		$V_{T^+} - V_{T^-}$	0.4	—	—	V	
入力“High” レベル電圧	RES、STBY、NMI、 MD ₂ ~MD ₀	V_{IH}	$V_{CC} - 0.7$	—	$V_{CC} + 0.3$	V	
	EXTAL		$V_{CC} \times 0.7$	—	$V_{CC} + 0.3$	V	
	ポート7		2.0	—	$AV_{CC} + 0.3$	V	
	ポート1、2、3、4、5、 6、9、 P8 ₃ 、P8 ₄ 、 PB ₄ ~PB ₇		2.0	—	$V_{CC} + 0.3$	V	
入力“Low” レベル電圧	RES、STBY、 MD ₂ ~MD ₀	V_{IL}	-0.3	—	0.5	V	
	NMI、EXTAL、 ポート1、2、3、4、5、 6、7、9、 P8 ₃ 、P8 ₄ 、 PB ₄ ~PB ₇		-0.3	—	0.8	V	
出力“High” レベル電圧	全出力端子 (RES0を除く)	V_{OH}	$V_{CC} - 0.5$	—	—	V	$I_{OH} = -200 \mu A$
			3.5	—	—	V	$I_{OH} = -1mA$
出力“Low” レベル電圧	全出力端子 (RES0を除く)	V_{OL}	—	—	0.4	V	$I_{OL} = 1.6mA$
	ポート1、2、5、B		—	—	1.0	V	$I_{OL} = 10mA$
	RES0		—	—	0.4	V	$I_{OL} = 2.6mA$
入力リーク 電流	STBY、NMI、RES、 MD ₂ ~MD ₀	$ I_{in} $	—	—	1.0	μA	$V_{in} =$ 0.5~ $V_{CC} - 0.5V$
	ポート7		—	—	1.0	μA	$V_{in} =$ 0.5~ $AV_{CC} - 0.5V$

表21.2 DC特性(2)

条件: $V_{CC}=5.0V \pm 10\%$ 、 $AV_{CC}=5.0V \pm 10\%$ 、 $V_{REF}=4.5V \sim AV_{CC}$ 、 $V_{SS}=AV_{SS}=0V^{*1}$ $T_a = -20 \sim +75^\circ C$ (通常仕様品)、 $T_a = -40 \sim +85^\circ C$ (広温度範囲仕様品)

項目	記号	min	typ	max	単位	測定条件	
スリープモード電流 (ワ状態)	ポート1、2、3、4、5、 6、8～B	—	—	1.0	μA	$V_{in} = 0.5 \sim V_{CC} - 0.5V$	
	RESO	—	—	10.0	μA		
入力プルアップ MOS電流	ポート2、4、5	$-I_P$	50	—	300	μA	$V_{in} = 0V$
入力容量	NMI	C_{in}	—	—	50	pF	$V_{in} = 0V$ $f = 1 MHz$ $T_a = 25^\circ C$
	NMI以外の 全入力端子		—	—	15	pF	
消費電流 ^{*2}	通常動作時	I_{CC}	—	50	65	mA	$f = 16MHz$
	スリープ時		—	55	75		$f = 18MHz$
			—	35	50		$f = 16MHz$
	モジュール スタンバイ時 ^{*4}		—	40	55		$f = 18MHz$
			—	20	25		$f = 16MHz$
	スタンバイ時 ^{*3}		—	25	27	$f = 18MHz$	
アナログ 電源電流	A/D変換中	AI_{CC}	—	1.2	2.0	mA	
	A/D、D/A変換中		—	1.2	2.0		
	A/D、D/A変換待機時		—	0.01	5.0	μA	DASTE="0"時
リファレンス 電源電流	A/D変換中	AI_{CC}	—	0.3	0.6	mA	$V_{REF} = 5.0V$
	A/D、D/A変換中		—	1.3	3.0		
	A/D、D/A変換待機時		—	0.01	5.0	μA	DASTE="0"時
RAMスタンバイ電圧	V_{RAM}	2.0	—	—	V		

【注】^{*1} A/D変換器とD/A変換器を未使用時に、 AV_{CC} 、 V_{REF} 、 AV_{SS} 端子を開放しないでください。 AV_{CC} 、 V_{REF} 端子は V_{CC} に、 AV_{SS} 端子は V_{SS} にそれぞれ接続してください。^{*2} 消費電流値は、 $V_{IH \min} = V_{CC} - 0.5V$ 、 $V_{IL \max} = 0.5V$ の条件下で、すべての出力端子を無負荷状態にして、さらに内蔵プルアップMOSをオフ状態にした場合の値です。^{*3} $V_{RAM} \leq V_{CC} < 4.5V$ のとき、 $V_{IH \min} = V_{CC} \times 0.9$ 、 $V_{IL \max} = 0.3V$ とした場合の値です。^{*4} モジュールスタンバイ時の電流値は、全モジュールを停止しスリープ状態とした場合の値です。

表21.2 DC特性(3)

条件: $V_{CC}=2.7\sim 5.5V$ 、 $AV_{CC}=2.7V\sim 5.5V$ 、 $V_{REF}=2.7V\sim AV_{CC}$ 、 $V_{SS}=AV_{SS}=0V^{*1}$
 $T_a=-20\sim +75^\circ C$ (通常仕様品)、 $T_a=-40\sim +85^\circ C$ (広温度範囲仕様品)

項目		記号	min	typ	max	単位	測定条件
シュミットトリガ 入力電圧	ポートA、 P8 ₀ ~P8 ₂ 、 PB ₀ ~PB ₃	V_{T^-}	$V_{CC}\times 0.2$	—	—	V	
		V_{T^+}	—	—	$V_{CC}\times 0.7$	V	
		$V_{T^+}-V_{T^-}$	$V_{CC}\times 0.07$	—	—	V	
入力“High” レベル電圧	RES、STBY、NMI、 MD ₂ ~MD ₀	V_{IH}	$V_{CC}\times 0.9$	—	$V_{CC}+0.3$	V	
	EXTAL		$V_{CC}\times 0.7$	—	$V_{CC}+0.3$	V	
	ポート7		$V_{CC}\times 0.7$	—	$AV_{CC}+0.3$	V	
	ポート1、2、3、4、5、 6、9、 P8 ₃ 、P8 ₄ 、 PB ₄ ~PB ₇		$V_{CC}\times 0.7$	—	$V_{CC}+0.3$	V	
入力“Low” レベル電圧	RES、STBY、 MD ₂ ~MD ₀	V_{IL}	-0.3	—	$V_{CC}\times 0.1$	V	
	NMI、EXTAL、 ポート1、2、3、4、5、 6、7、9、 P8 ₃ 、P8 ₄ 、 PB ₄ ~PB ₇		-0.3	—	$V_{CC}\times 0.2$	V	$V_{CC}<4.0V$
				0.8	$V_{CC}=4.0\sim 5.5V$		
出力“High” レベル電圧	全出力端子 (RESOを除く)	V_{OH}	$V_{CC}-0.5$	—	—	V	$I_{OH}=-200\mu A$
			$V_{CC}-1.0$	—	—	V	$I_{OH}=-1mA$
出力“Low” レベル電圧	全出力端子 (RESOを除く)	V_{OL}	—	—	0.4	V	$I_{OL}=1.6mA$
	ポート1、2、 5、B		—	—	1.0	V	$V_{CC}\leq 4V$ $I_{OL}=5mA$ $4V<V_{CC}\leq 5.5V$ $I_{OL}=10mA$
	RESO		—	—	0.4	V	$I_{OL}=1.6mA$
入力リーク 電流	STBY、NMI、RES、 MD ₂ ~MD ₀	$ I_{in} $	—	—	1.0	μA	$V_{in}=0.5\sim V_{CC}-0.5V$
	ポート7		—	—	1.0	μA	$V_{in}=0.5\sim AV_{CC}-0.5V$

表21.2 DC特性(4)

条件: $V_{CC}=2.7\sim 5.5V$ 、 $AV_{CC}=2.7\sim 5.5V$ 、 $V_{REF}=2.7V\sim AV_{CC}$ 、 $V_{SS}=AV_{SS}=0V^{*1}$
 $T_a=-20\sim +75^{\circ}C$ (通常仕様品)、 $T_a=-40\sim +85^{\circ}C$ (広温度範囲仕様品)

項目	記号	min	typ	max	単位	測定条件	
スリーステート リーク電流 (ワ状態)	ポート1、2、3、4、5、 6、8~B	—	—	1.0	μA	$V_{in}=0.5\sim$ $V_{CC}-0.5V$	
	RES0	—	—	10.0	μA		
入力プルアップ MOS電流	ポート2、4、5	-I _P	10	—	300	μA $V_{CC}=2.7V\sim$ $5.5V$ 、 $V_{in}=0V$	
入力容量	NMI	—	—	50	pF	$V_{in}=0V$ $f=1MHz$ $T_a=25^{\circ}C$	
	NMI以外の 全入力端子	—	—	15	pF		
消費電流*2	通常動作時	I _{CC} *4	—	12	35	mA	$f=8MHz$
				(3.0V)	(5.5V)		
	20			55	$f=13MHz$ ($V_{CC}=3.15$ $\sim 5.5V$)		
	(3.3V)			(5.5V)			
	スリープ時			8	25		$f=8MHz$
				(3.0V)	(5.5V)		
12	40	$f=13MHz$ ($V_{CC}=3.15$ $\sim 5.5V$)					
(3.3V)	(5.5V)						
モジュール スタンバイ時*5	—	5	14	mA	$f=8MHz$		
	—	(3.0V)	(5.5V)				
—	7	20	$f=13MHz$ ($V_{CC}=3.15$ $\sim 5.5V$)				
—	(3.3V)	(5.5V)					
スタンバイ時*3	—	0.01	5.0	μA	$T_a\leq 50^{\circ}C$ $50^{\circ}C < T_a$		
	—	—	20.0				
アナログ 電源電流	A/D変換中	AI _{CC}	—	0.4	1.0	mA	$AV_{CC}=3.0V$
	A/D、D/A 変換中			1.2	—		$AV_{CC}=5.0V$
	A/D、D/A 変換中			0.4	1.0		$AV_{CC}=3.0V$
	A/D、D/A 変換中			1.2	—		$AV_{CC}=5.0V$
A/D、D/A変換待機時	—	0.01	5.0	μA	DASTE="0"時		
リファレンス 電源電流	A/D変換中	AI _{CC}	—	0.2	0.4	mA	$V_{REF}=3.0V$
				0.3	—		$V_{REF}=5.0V$
	A/D、D/A 変換中			0.8	2.0		$V_{REF}=3.0V$
	A/D、D/A 変換中			1.3	—		$V_{REF}=5.0V$
A/D、D/A変換待機時	—	0.01	5.0	μA	DASTE="0"時		
RAMスタンバイ電圧	V _{RAM}	2.0	—	—	V		

【注】*1 A/D変換器とD/A変換器を未使用時にAV_{CC}、V_{REF}、AV_{SS}端子を開放しないでください。

AV_{CC}、V_{REF}端子はV_{CC}に、AV_{SS}端子はV_{SS}にそれぞれ接続してください。

*2 消費電流値は、 $V_{IH\ min}=V_{CC}-0.5V$ 、 $V_{IL\ max}=0.5V$ の条件下で、すべての出力端子
を無負荷状態にして、さらに内蔵プルアップMOSをオフ状態にした場合の値です。

*3 $V_{RAM}\leq V_{CC}<2.7V$ のとき、 $V_{IH\ min}=V_{CC}\times 0.9$ 、 $V_{IL\ max}=0.3V$ とした場合の値です。

*4 I_{CC}は下記の式に従ってV_{CC}とfに依存します。

I_{CC max.} = 3.0(mA) + 0.75(mA/MHz · V) × V_{CC} × f (通常動作時)

I_{CC max.} = 3.0(mA) + 0.55(mA/MHz · V) × V_{CC} × f (スリープ時)

I_{CC max.} = 3.0(mA) + 0.25(mA/MHz · V) × V_{CC} × f (モジュールスタンバイ時)

*5 モジュールスタンバイ時の電流値は、全モジュールを停止しスリープ状態にした場合の
値です。

表21.3 出力許容電流値

条件： $V_{CC}=2.7\sim 5.5V$ 、 $AV_{CC}=2.7\sim 5.5V$ 、 $V_{REF}=2.7V\sim AV_{CC}$ 、 $V_{SS}=AV_{SS}=0V$
 $T_a=-20\sim +75^\circ C$ （通常仕様品）、 $T_a=-40\sim +85^\circ C$ （広温度範囲仕様品）

項	目	記号	min	typ	max	単位
出力“Low”レベル許容電流 (1端子あたり)	ポート1、2、5、 B	I_{OL}	—	—	10	mA
	上記以外の出力端子		—	—	2.0	mA
出力“Low”レベル許容電流 (総和)	ポート1、2、5、 B、 28端子の総和	ΣI_{OL}	—	—	80	mA
	上記を含む、全出力端子の総和		—	—	120	mA
出力“High”レベル許容電流 (1端子あたり)	全出力端子	I_{OH}	—	—	2.0	mA
出力“High”レベル許容電流 (総和)	全出力端子の総和	ΣI_{OH}	—	—	40	mA

- 【注】 1. L S I の信頼性を確保するため、出力電流値は表21.3の値を超えないようにしてください。
2. ダーリントトランジスタや、LEDを直接駆動する場合には、図21.1、図21.2に示すように、出力に必ず電流制限抵抗を挿入してください。

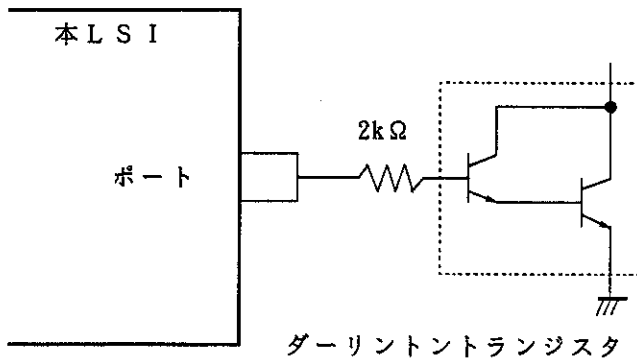


図21.1 ダーリントトランジスタ駆動回路例

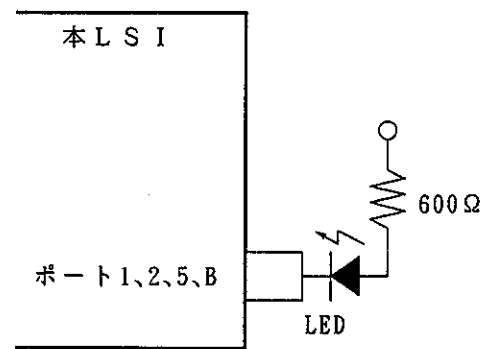


図21.2 LED駆動回路例

21.2.2 AC特性

表21.4にバスタイミング、表21.5にリフレッシュコントローラバスタイミング、表21.6に制御信号タイミングを示します。また、表21.7に内蔵周辺モジュールタイミングを示します。

表21.4 バスタイミング(1)

- 条件A : $V_{CC}=2.7\sim 5.5V$ 、 $AV_{CC}=2.7\sim 5.5V$ 、 $V_{REF}=2.7V\sim AV_{CC}$ 、
 $V_{SS}=AV_{SS}=0V$ 、 $\phi=1\sim 8MHz$
 $T_a=-20\sim +75^\circ C$ (通常仕様品)、 $T_a=-40\sim +85^\circ C$ (広温度範囲仕様品)
- 条件B : $V_{CC}=3.15\sim 5.5V$ 、 $AV_{CC}=3.15\sim 5.5V$ 、 $V_{REF}=3.15V\sim AV_{CC}$ 、
 $V_{SS}=AV_{SS}=0V$ 、 $\phi=1\sim 13MHz$
 $T_a=-20\sim +75^\circ C$ (通常仕様品)、 $T_a=-40\sim +85^\circ C$ (広温度範囲仕様品)
- 条件C : $V_{CC}=5.0V\pm 10\%$ 、 $AV_{CC}=5.0V\pm 10\%$ 、 $V_{REF}=4.5V\sim AV_{CC}$ 、 $V_{SS}=AV_{SS}=0V$ 、
 $\phi=1\sim 18MHz$
 $T_a=-20\sim +75^\circ C$ (通常仕様品)、 $T_a=-40\sim +85^\circ C$ (広温度範囲仕様品)

項目	記号	条件A		条件B		条件C				測定条件
		8MHz		13MHz		16MHz		18MHz		
		min	max	min	max	min	max	min	max	
クロックサイクル時間	t_{CYC}	125	1000	76.9	1000	62.5	1000	55.5	1000	図21.7、 図21.8
クロックパルス幅 "Low"レベル時間	t_{CL}	40	—	20	—	20	—	17	—	
クロックパルス幅 "High"レベル時間	t_{CH}	40	—	20	—	20	—	17	—	
クロック立上がり時間	t_{CR}	—	20	—	15	—	10	—	10	
クロック立下がり時間	t_{CF}	—	20	—	15	—	10	—	10	
アドレス遅延時間	t_{AD}	—	60	—	50	—	30	—	25	
アドレスホールド時間	t_{AH}	25	—	20	—	10	—	10	—	
アドレスストロブ遅延時間	t_{ASD}	—	60	—	50	—	30	—	25	
ライトストロブ遅延時間	t_{WSD}	—	60	—	50	—	30	—	25	
ストロブ遅延時間	t_{SD}	—	60	—	50	—	30	—	25	
ライトデータストロブパルス幅1	t_{WSW1}^*	85	—	40	—	35	—	32	—	
ライトデータストロブパルス幅2	t_{WSW2}^*	150	—	90	—	65	—	62	—	
アドレスセットアップ時間1	t_{AS1}	20	—	15	—	10	—	10	—	
アドレスセットアップ時間2	t_{AS2}	80	—	45	—	40	—	38	—	
リードデータセットアップ時間	t_{RDS}	50	—	30	—	20	—	15	—	
リードデータホールド時間	t_{RDH}	0	—	0	—	0	—	0	—	
ライトデータ遅延時間	t_{WDD}	—	75	—	75	—	60	—	55	
ライトデータセットアップ時間1	t_{WDS1}	60	—	20	—	15	—	10	—	
ライトデータセットアップ時間2	t_{WDS2}	5	—	-10	—	-5	—	-10	—	
ライトデータホールド時間	t_{WDH}	25	—	15	—	20	—	20	—	
リードデータアクセス時間1	t_{ACC1}^*	—	120	—	60	—	60	—	50	
リードデータアクセス時間2	t_{ACC2}^*	—	240	—	140	—	120	—	105	

単位 : ns

表21.4 バスタイミング(2)

- 条件 A : $V_{CC}=2.7\sim 5.5V$ 、 $AV_{CC}=2.7\sim 5.5V$ 、 $V_{REF}=2.7V\sim AV_{CC}$ 、 $V_{SS}=AV_{SS}=0V$ 、
 $\phi = 1\sim 8MHz$
 $T_a = -20\sim +75^\circ C$ (通常仕様品)、 $T_a = -40\sim +85^\circ C$ (広温度範囲仕様品)
- 条件 B : $V_{CC}=3.15\sim 5.5V$ 、 $AV_{CC}=3.15\sim 5.5V$ 、 $V_{REF}=3.15V\sim AV_{CC}$ 、
 $V_{SS}=AV_{SS}=0V$ 、 $\phi = 1\sim 13MHz$
 $T_a = -20\sim +75^\circ C$ (通常仕様品)、 $T_a = -40\sim +85^\circ C$ (広温度範囲仕様品)
- 条件 C : $V_{CC}=5.0V\pm 10\%$ 、 $AV_{CC}=5.0V\pm 10\%$ 、 $V_{REF}=4.5V\sim AV_{CC}$ 、 $V_{SS}=AV_{SS}=0V$ 、
 $\phi = 1\sim 18MHz$
 $T_a = -20\sim +75^\circ C$ (通常仕様品)、 $T_a = -40\sim +85^\circ C$ (広温度範囲仕様品)

項目	記号	条件A		条件B		条件C				測定条件
		8MHz		13MHz		16MHz		18MHz		
		min	max	min	max	min	max	min	max	
リードデータアクセス時間3	t_{ACC3} *	—	70	—	30	—	30	—	20	図21.7、 図21.8
リードデータアクセス時間4	t_{ACC4} *	—	180	—	100	—	95	—	80	
ブリッチャージ時間	t_{PCH} *	85	—	55	—	45	—	40	—	
ウェイトセットアップ時間	t_{WTS}	40	—	40	—	25	—	25	—	図21.9
ウェイトセットホールド時間	t_{WH}	10	—	10	—	5	—	5	—	
バスリクエストセットアップ時間	t_{BRQS}	40	—	40	—	40	—	40	—	図21.21
バスアクリッジ遅延時間1	t_{BACD1}	—	60	—	50	—	30	—	30	
バスアクリッジ遅延時間2	t_{BACD2}	—	60	—	50	—	30	—	30	
バスフローティング時間	t_{BZD}	—	70	—	70	—	40	—	40	

単位：ns

【注】* 8MHz版使用時、下記の時間は以下に示すようにクロックサイクル時間に依存します。

$$\begin{aligned} t_{ACC1} &= 1.5 \times t_{CYC} - 68 \quad (\text{ns}) & t_{WSW1} &= 1.0 \times t_{CYC} - 40 \quad (\text{ns}) \\ t_{ACC2} &= 2.5 \times t_{CYC} - 73 \quad (\text{ns}) & t_{WSW2} &= 1.5 \times t_{CYC} - 38 \quad (\text{ns}) \\ t_{ACC3} &= 1.0 \times t_{CYC} - 55 \quad (\text{ns}) & t_{PCH} &= 1.0 \times t_{CYC} - 40 \quad (\text{ns}) \\ t_{ACC4} &= 2.0 \times t_{CYC} - 70 \quad (\text{ns}) & & \end{aligned}$$

13MHz版使用時、下記の時間は以下に示すようにクロックサイクル時間に依存します。

$$\begin{aligned} t_{ACC1} &= 1.5 \times t_{CYC} - 56 \quad (\text{ns}) & t_{WSW1} &= 1.0 \times t_{CYC} - 37 \quad (\text{ns}) \\ t_{ACC2} &= 2.5 \times t_{CYC} - 53 \quad (\text{ns}) & t_{WSW2} &= 1.5 \times t_{CYC} - 26 \quad (\text{ns}) \\ t_{ACC3} &= 1.0 \times t_{CYC} - 47 \quad (\text{ns}) & t_{PCH} &= 1.0 \times t_{CYC} - 32 \quad (\text{ns}) \\ t_{ACC4} &= 2.0 \times t_{CYC} - 54 \quad (\text{ns}) & & \end{aligned}$$

16MHz版使用時、下記の時間は以下に示すようにクロックサイクル時間に依存します。

$$\begin{aligned} t_{ACC1} &= 1.5 \times t_{CYC} - 34 \quad (\text{ns}) & t_{WSW1} &= 1.0 \times t_{CYC} - 28 \quad (\text{ns}) \\ t_{ACC2} &= 2.5 \times t_{CYC} - 37 \quad (\text{ns}) & t_{WSW2} &= 1.5 \times t_{CYC} - 29 \quad (\text{ns}) \\ t_{ACC3} &= 1.0 \times t_{CYC} - 33 \quad (\text{ns}) & t_{PCH} &= 1.0 \times t_{CYC} - 28 \quad (\text{ns}) \\ t_{ACC4} &= 2.0 \times t_{CYC} - 30 \quad (\text{ns}) & & \end{aligned}$$

18MHz版使用時、下記の時間は以下に示すようにクロックサイクル時間に依存します。

$$\begin{aligned} t_{ACC1} &= 1.5 \times t_{CYC} - 34 \quad (\text{ns}) & t_{WSW1} &= 1.0 \times t_{CYC} - 24 \quad (\text{ns}) \\ t_{ACC2} &= 2.5 \times t_{CYC} - 34 \quad (\text{ns}) & t_{WSW2} &= 1.5 \times t_{CYC} - 22 \quad (\text{ns}) \\ t_{ACC3} &= 1.0 \times t_{CYC} - 36 \quad (\text{ns}) & t_{PCH} &= 1.0 \times t_{CYC} - 21 \quad (\text{ns}) \\ t_{ACC4} &= 2.0 \times t_{CYC} - 31 \quad (\text{ns}) & & \end{aligned}$$

表21.5 リフレッシュコントローラバスタイミング

条件A : $V_{CC}=2.7\sim 5.5V$ 、 $AV_{CC}=2.7\sim 5.5V$ 、 $V_{REF}=2.7V\sim AV_{CC}$ 、 $V_{SS}=AV_{SS}=0V$ 、 $\phi=1\sim 8MHz$

$T_a=-20\sim +75^\circ C$ (通常仕様品)、 $T_a=-40\sim +85^\circ C$ (広温度範囲仕様品)

条件B : $V_{CC}=3.15\sim 5.5V$ 、 $AV_{CC}=3.15\sim 5.5V$ 、 $V_{REF}=3.15V\sim AV_{CC}$ 、 $V_{SS}=AV_{SS}=0V$ 、 $\phi=1\sim 13MHz$

$T_a=-20\sim +75^\circ C$ (通常仕様品)、 $T_a=-40\sim +85^\circ C$ (広温度範囲仕様品)

条件C : $V_{CC}=5.0V\pm 10\%$ 、 $AV_{CC}=5.0V\pm 10\%$ 、 $V_{REF}=4.5V\sim AV_{CC}$ 、 $V_{SS}=AV_{SS}=0V$ 、 $\phi=1\sim 18MHz$

$T_a=-20\sim +75^\circ C$ (通常仕様品)、 $T_a=-40\sim +85^\circ C$ (広温度範囲仕様品)

項目	記号	条件A		条件B		条件C				測定条件
		8MHz		13MHz		16MHz		18MHz		
		min	max	min	max	min	max	min	max	
RAS遅延時間1	t_{RAD1}	—	60	—	50	—	30	—	30	図21.10 } 図21.16
RAS遅延時間2	t_{RAD2}	—	60	—	50	—	30	—	30	
RAS遅延時間3	t_{RAD3}	—	60	—	50	—	30	—	30	
ワードストロブ時間*	t_{RAH}	25	—	20	—	15	—	15	—	
RASリチャージ時間*	t_{RP}	85	—	55	—	45	—	40	—	
CAS to RAS リチャージ時間*	t_{CRP}	85	—	55	—	45	—	40	—	
CASパルス幅	t_{CAS}	100	—	55	—	40	—	35	—	
RASアクセス時間*	t_{RAC}	—	160	—	80	—	85	—	70	
アドレスアクセス時間	t_{AA}	—	105	—	45	—	55	—	45	
CASアクセス時間*	t_{CAC}	—	50	—	30	—	30	—	25	
ライトデータセットアップ時間3	t_{WDS3}	50	—	20	—	15	—	10	—	
CASセットアップ時間*	t_{CSR}	20	—	10	—	15	—	10	—	
リードストロブ遅延時間	t_{RSD}	—	60	—	50	—	30	—	30	

単位 : ns

【注】* 8MHz版使用時、下記の時間は以下に示すようにクロックサイクル時間に依存します。

$$t_{RAH}=0.5\times t_{CYC}-38 \quad (\text{ns}) \quad t_{CAC}=1.0\times t_{CYC}-75 \quad (\text{ns})$$

$$t_{RAC}=2.0\times t_{CYC}-90 \quad (\text{ns}) \quad t_{CSR}=0.5\times t_{CYC}-43 \quad (\text{ns})$$

$$t_{RP}=t_{CRP}=1.0\times t_{CYC}-40 \quad (\text{ns})$$

13MHz版使用時、下記の時間は以下に示すようにクロックサイクル時間に依存します。

$$t_{RAH}=0.5\times t_{CYC}-19 \quad (\text{ns}) \quad t_{CAC}=1.0\times t_{CYC}-47 \quad (\text{ns})$$

$$t_{RAC}=2.0\times t_{CYC}-74 \quad (\text{ns}) \quad t_{CSR}=0.5\times t_{CYC}-29 \quad (\text{ns})$$

$$t_{RP}=t_{CRP}=1.0\times t_{CYC}-22 \quad (\text{ns})$$

16MHz版使用時、下記の時間は以下に示すようにクロックサイクル時間に依存します。

$$t_{RAH}=0.5\times t_{CYC}-17 \quad (\text{ns}) \quad t_{CAC}=1.0\times t_{CYC}-33 \quad (\text{ns})$$

$$t_{RAC}=2.0\times t_{CYC}-40 \quad (\text{ns}) \quad t_{CSR}=0.5\times t_{CYC}-17 \quad (\text{ns})$$

$$t_{RP}=t_{CRP}=1.0\times t_{CYC}-18 \quad (\text{ns})$$

18MHz版使用時、下記の時間は以下に示すようにクロックサイクル時間に依存します。

$$t_{RAH}=0.5\times t_{CYC}-13 \quad (\text{ns}) \quad t_{CAC}=1.0\times t_{CYC}-31 \quad (\text{ns})$$

$$t_{RAC}=2.0\times t_{CYC}-41 \quad (\text{ns}) \quad t_{CSR}=0.5\times t_{CYC}-18 \quad (\text{ns})$$

$$t_{RP}=t_{CRP}=1.0\times t_{CYC}-16 \quad (\text{ns})$$

表21.6 制御信号タイミング

- 条件A : $V_{CC}=2.7\sim 5.5V$ 、 $AV_{CC}=2.7\sim 5.5V$ 、 $V_{REF}=2.7V\sim AV_{CC}$ 、 $V_{SS}=AV_{SS}=0V$ 、
 $\phi=1\sim 8MHz$
 $T_a=-20\sim +75^\circ C$ (通常仕様品)、 $T_a=-40\sim +85^\circ C$ (広温度範囲仕様品)
- 条件B : $V_{CC}=3.15\sim 5.5V$ 、 $AV_{CC}=3.15\sim 5.5V$ 、 $V_{REF}=3.15V\sim AV_{CC}$ 、
 $V_{SS}=AV_{SS}=0V$ 、 $\phi=1\sim 13MHz$
 $T_a=-20\sim +75^\circ C$ (通常仕様品)、 $T_a=-40\sim +85^\circ C$ (広温度範囲仕様品)
- 条件C : $V_{CC}=5.0V\pm 10\%$ 、 $AV_{CC}=5.0V\pm 10\%$ 、 $V_{REF}=4.5V\sim AV_{CC}$ 、 $V_{SS}=AV_{SS}=0V$ 、
 $\phi=1\sim 18MHz$
 $T_a=-20\sim +75^\circ C$ (通常仕様品)、 $T_a=-40\sim +85^\circ C$ (広温度範囲仕様品)

項目	記号	条件A		条件B		条件C				単位	測定条件
		8MHz		13MHz		16MHz		18MHz			
		min	max	min	max	min	max	min	max		
RESセットアップ時間	t_{RESS}	200	—	200	—	200	—	200	—	ns	図21.18
RESパルス幅	t_{RESW}	10	—	10	—	10	—	10	—	t_{CYC}	
モード・プログラミング・ セットアップ時間	t_{MDS}	200	—	200	—	200	—	200	—	ns	
RESO出力遅延 時間	t_{RESO}	—	100	—	100	—	100	—	100	ns	図21.19
RESO出力パルス幅	t_{RESOW}	132	—	132	—	132	—	132	—	t_{CYC}	
NMIセットアップ時間 (\overline{NMI} 、 $\overline{IRQ_0}\sim\overline{IRQ_6}$)	t_{NMIS}	200	—	200	—	150	—	150	—	ns	図21.20
NMIホールド時間 (\overline{NMI} 、 $\overline{IRQ_0}\sim\overline{IRQ_6}$)	t_{NMIH}	10	—	10	—	10	—	10	—	ns	
割込みパルス幅 (\overline{NMI} 、 $\overline{IRQ_0}\sim\overline{IRQ_6}$) ソフトウェアスタンバイモード からの復帰時	t_{NMIW}	200	—	200	—	200	—	200	—	ns	
リセット発振安定 時間 (水晶)	t_{OSC1}	20	—	20	—	20	—	20	—	ms	図21.22
ソフトウェアスタンバイ 発振安定時間 (水晶)	t_{OSC2}	7	—	7	—	7	—	7	—	ms	図20.1

表21.7 内蔵周辺モジュールタイミング

条件A : $V_{CC}=2.7\sim 5.5V$ 、 $AV_{CC}=2.7\sim 5.5V$ 、 $V_{REF}=2.7V\sim AV_{CC}$ 、 $V_{SS}=AV_{SS}=0V$ 、 $\phi=1\sim 8MHz$

$T_a=-20\sim +75^\circ C$ (通常仕様品)、 $T_a=-40\sim +85^\circ C$ (広温度範囲仕様品)

条件B : $V_{CC}=3.15\sim 5.5V$ 、 $AV_{CC}=3.15\sim 5.5V$ 、 $V_{REF}=3.15V\sim AV_{CC}$ 、 $V_{SS}=AV_{SS}=0V$ 、 $\phi=1\sim 13MHz$

$T_a=-20\sim +75^\circ C$ (通常仕様品)、 $T_a=-40\sim +85^\circ C$ (広温度範囲仕様品)

条件C : $V_{CC}=5.0V\pm 10\%$ 、 $AV_{CC}=5.0V\pm 10\%$ 、 $V_{REF}=4.5V\sim AV_{CC}$ 、 $V_{SS}=AV_{SS}=0V$ 、 $\phi=1\sim 18MHz$

$T_a=-20\sim +75^\circ C$ (通常仕様品)、 $T_a=-40\sim +85^\circ C$ (広温度範囲仕様品)

モジュール	項目	記号	条件A		条件B		条件C				単位	測定条件	
			8MHz		13MHz		16MHz		18MHz				
			min	max	min	max	min	max	min	max			
DMAC	DREQセットアップ時間	t_{DRQS}	40	-	40	-	30	-	30	-	ns	図21.30	
	DREQホールド時間	t_{DRQH}	10	-	10	-	10	-	10	-			
	TEND遅延時間1	t_{TED1}	-	100	-	100	-	50	-	50			図21.28、 図21.29
	TEND遅延時間2	t_{TED2}	-	100	-	100	-	50	-	50			
ITU	タイマ出力遅延時間	t_{TOD}	-	100	-	100	-	100	-	100	ns	図21.24	
	タイマ入力セットアップ時間	t_{TICS}	50	-	50	-	50	-	50	-			
	タイマクロック入力 セットアップ時間	t_{TCKS}	50	-	50	-	50	-	50	-	ns	図21.25	
	タイマクロック パルス幅	単エッジ指定	t_{TCKWH}	1.5	-	1.5	-	1.5	-	1.5			-
		両エッジ指定	t_{TCKWL}	2.5	-	2.5	-	2.5	-	2.5			-
SCI	入力クロック サイクル	調歩同期	t_{SCYC}		4	-	4	-	4	-	t_{SCYC}	ns	
		クロック同期	t_{SCYC}		6	-	6	-	6	-			
	入力クロック立上がり時間	t_{SCKr}	-	1.5	-	1.5	-	1.5	-	1.5	ns		図21.26
	入力クロック立下がり時間	t_{SCKf}	-	1.5	-	1.5	-	1.5	-	1.5			
	入力クロックパルス幅	t_{SCKW}	0.4	0.6	0.4	0.6	0.4	0.6	0.4	0.6			
	送信データ遅延時間	t_{TXD}	-	100	-	100	-	100	-	100	ns		図21.27
	受信データセットアップ時間 (クロック同期)	t_{RXS}	100	-	100	-	100	-	100	-			
受信データホールド時間(クロック同期)	クロック入力	t_{RXH}	100	-	100	-	100	-	100	-			
	クロック出力		0	-	0	-	0	-	0	-			
ポート TPC	出力データ遅延時間	t_{PWD}	-	100	-	100	-	100	-	100	ns	図21.23	
	入力データセットアップ時間	t_{PRS}	50	-	50	-	50	-	50	-			
	入力データホールド時間	t_{PRH}	50	-	50	-	50	-	50	-			

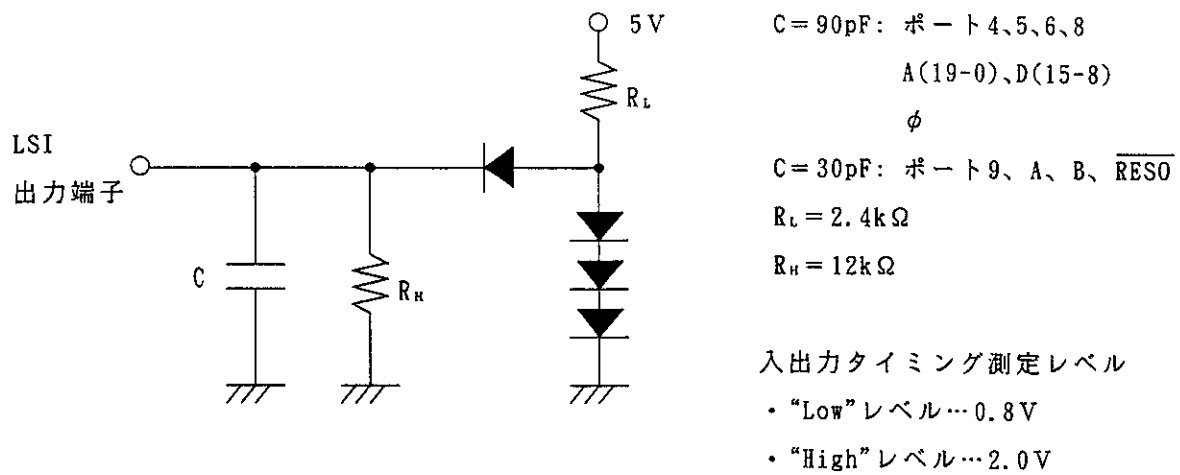


図21.3 出力負荷回路

21.2.3 A/D変換特性

A/D変換特性を表21.8に示します。

表21.8 A/D変換特性

条件A : $V_{CC}=2.7\sim 5.5V$ 、 $AV_{CC}=2.7\sim 5.5V$ 、 $V_{REF}=2.7V\sim AV_{CC}$ 、 $V_{SS}=AV_{SS}=0V$ 、 $\phi=1\sim 8MHz$

$T_a=-20\sim +75^\circ C$ (通常仕様品)、 $T_a=-40\sim +85^\circ C$ (広温度範囲仕様品)

条件B : $V_{CC}=3.15\sim 5.5V$ 、 $AV_{CC}=3.15\sim 5.5V$ 、 $V_{REF}=3.15V\sim AV_{CC}$ 、 $V_{SS}=AV_{SS}=0V$ 、 $\phi=1\sim 13MHz$

$T_a=-20\sim +75^\circ C$ (通常仕様品)、 $T_a=-40\sim +85^\circ C$ (広温度範囲仕様品)

条件C : $V_{CC}=5.0V\pm 10\%$ 、 $AV_{CC}=5.0V\pm 10\%$ 、 $V_{REF}=4.5V\sim AV_{CC}$ 、 $V_{SS}=AV_{SS}=0V$ 、 $\phi=1\sim 18MHz$

$T_a=-20\sim +75^\circ C$ (通常仕様品)、 $T_a=-40\sim +85^\circ C$ (広温度範囲仕様品)

項目	条件A			条件B			条件C						単位
	8 MHz			13 MHz			16 MHz			18 MHz			
	min	typ	max	min	typ	max	min	typ	max	min	typ	max	
分解能	10	10	10	10	10	10	10	10	10	10	10	10	ビット
変換時間	—	—	16.8	—	—	10.4	—	—	8.4	—	—	7.5	μS
アナログ入力容量	—	—	20	—	—	20	—	—	20	—	—	20	pF
許容信号源インピーダンス	—	—	10^{*1}	—	—	10^{*1}	—	—	10^{*3}	—	—	10^{*3}	k Ω
	—	—	5^{*2}	—	—	5^{*2}	—	—	5^{*4}	—	—	5^{*4}	
非直線性誤差	—	—	± 6.0	—	—	± 6.0	—	—	± 3.0	—	—	± 3.0	LSB
オフセット誤差	—	—	± 4.0	—	—	± 4.0	—	—	± 2.0	—	—	± 2.0	LSB
フルスケール誤差	—	—	± 4.0	—	—	± 4.0	—	—	± 2.0	—	—	± 2.0	LSB
量子化誤差	—	—	± 0.5	—	—	± 0.5	—	—	± 0.5	—	—	± 0.5	LSB
絶対精度	—	—	± 8.0	—	—	± 8.0	—	—	± 4.0	—	—	± 4.0	LSB

【注】 *¹ $4.0\leq AV_{CC}\leq 5.5$ の場合です。

*² $2.7\leq AV_{CC}< 4.0$ の場合です。

*³ $\phi\leq 12MHz$ の場合です。

*⁴ $\phi> 12MHz$ の場合です。

21.2.4 D/A 変換特性

D/A 変換特性を表21.9に示します。

表21.9 D/A 変換特性

条件 A : $V_{CC}=2.7\sim 5.5V$ 、 $AV_{CC}=2.7\sim 5.5V$ 、 $V_{REF}=2.7V\sim AV_{CC}$ 、 $V_{SS}=AV_{SS}=0V$ 、
 $\phi = 1\sim 8\text{ MHz}$

$T_a = -20\sim +75^\circ\text{C}$ (通常仕様品)、 $T_a = -40\sim +85^\circ\text{C}$ (広温度範囲仕様品)

条件 B : $V_{CC}=3.15\sim 5.5V$ 、 $AV_{CC}=3.15\sim 5.5V$ 、 $V_{REF}=3.15V\sim AV_{CC}$ 、
 $V_{SS}=AV_{SS}=0V$ 、 $\phi = 1\sim 13\text{ MHz}$

$T_a = -20\sim +75^\circ\text{C}$ (通常仕様品)、 $T_a = -40\sim +85^\circ\text{C}$ (広温度範囲仕様品)

条件 C : $V_{CC}=5.0V\pm 10\%$ 、 $AV_{CC}=5.0V\pm 10\%$ 、 $V_{REF}=4.5V\sim AV_{CC}$ 、 $V_{SS}=AV_{SS}=0V$ 、
 $\phi = 1\sim 18\text{ MHz}$

$T_a = -20\sim +75^\circ\text{C}$ (通常仕様品)、 $T_a = -40\sim +85^\circ\text{C}$ (広温度範囲仕様品)

項目	条件A			条件B			条件C						単位	測定条件
	8 MHz			13MHz			16MHz			18MHz				
	min	typ	max	min	typ	max	min	typ	max	min	typ	max		
分解能	8	8	8	8	8	8	8	8	8	8	8	8	ビット	
変換時間	—	—	10	—	—	10	—	—	10	—	—	10	μS	負荷容量20pF
絶対精度	—	± 2.0	± 3.0	—	± 2.0	± 3.0	—	± 1.0	± 1.5	—	± 1.0	± 1.5	LSB	負荷抵抗 2 M Ω
	—	—	± 2.0	—	—	± 2.0	—	—	± 1.0	—	—	± 1.0	LSB	負荷抵抗 4 M Ω

21.3 フラッシュメモリ版の電気的特性

21.3.1 DC特性

DC特性を表21.10に示します。また、出力許容電流値を表21.11に示します。

表21.10 DC特性(1)

条件： $V_{CC}=5.0V \pm 10\%$ 、 $AV_{CC}=5.0V \pm 10\%$ 、 $V_{REF}=4.5V \sim AV_{CC}$ 、 $V_{SS}=AV_{SS}=0V^{*1}$
 $T_a = -20 \sim +75^\circ C$ (通常仕様品)、 $T_a = -40 \sim +85^\circ C$ (広温度範囲仕様品)

項目	記号	min	typ	max	単位	測定条件	
シュミットトリガ 入力電圧	ポートA、 P8 ₀ ~P8 ₂ 、 PB ₀ ~PB ₃	V_{T^-}	1.0	—	—	V	
		V_{T^+}	—	—	$V_{CC} \times 0.7$	V	
		$V_{T^+} - V_{T^-}$	0.4	—	—	V	
入力“High” レベル電圧	RES、STBY、NMI、 MD ₂ ~MD ₀	V_{IH}	$V_{CC} - 0.7$	—	$V_{CC} + 0.3$	V	
	EXTAL		$V_{CC} \times 0.7$	—	$V_{CC} + 0.3$	V	
	ポート7		2.0	—	$AV_{CC} + 0.3$	V	
	ポート1、2、3、4、5、 6、9、 P8 ₃ 、P8 ₄ 、 PB ₄ ~PB ₇		2.0	—	$V_{CC} + 0.3$	V	
入力“Low” レベル電圧	RES、STBY、 MD ₂ ~MD ₀	V_{IL}	-0.3	—	0.5	V	
	NMI、EXTAL、 ポート1、2、3、4、5、 6、7、9、 P8 ₃ 、P8 ₄ 、 PB ₄ ~PB ₇		-0.3	—	0.8	V	
出力“High” レベル電圧	全出力端子	V_{OH}	$V_{CC} - 0.5$	—	—	V	$I_{OH} = -200 \mu A$
			3.5	—	—	V	$I_{OH} = -1mA$
出力“Low” レベル電圧	全出力端子 (RES0を除く)	V_{OL}	—	—	0.4	V	$I_{OL} = 1.6mA$
	ポート1、2、5、B		—	—	1.0	V	$I_{OL} = 10mA$
	RES0		—	—	0.4	V	$I_{OL} = 2.6mA$
高電圧(12V) 印加判定 レベル**	RES0/ V_{PP} 、 MD ₂	V_H	$V_{CC} + 2.0$	—	11.4	V	$V_{CC} = 4.5V \sim 5.5V$
入力リーク 電流	STBY、NMI、RES、 MD ₁ ~MD ₀	$ I_{in} $	—	—	1.0	μA	$V_{in} = 0.5 \sim V_{CC} - 0.5V$
	MD ₂		—	—	10.0		$V_{in} = 0.5 \sim V_{CC} + 0.5V$
	MD ₃		—	—	50.0		$V_{in} = V_{CC} + 0.5 \sim 12.6V$
	ポート7		—	—	1.0	μA	$V_{in} = 0.5 \sim AV_{CC} - 0.5V$

表21.10 D C 特性(2)

条件： $V_{CC} = 5.0V \pm 10\%$ 、 $AV_{CC} = 5.0V \pm 10\%$ 、 $V_{REF} = 4.5V \sim AV_{CC}$ 、 $V_{SS} = AV_{SS} = 0V^{*1}$
 $T_a = -20 \sim +75^\circ C$ (通常仕様品)、 $T_a = -40 \sim +85^\circ C$ (広温度範囲仕様品)

項	目	記号	min	typ	max	単位	測定条件
スリープ状態 電流 (I_{TSI})	ポート1、2、3、4、5、 6、8～B	$ I_{TSI} $	—	—	1.0	μA	$V_{in} = 0.5 \sim V_{CC} - 0.5V$
	RESO/ V_{PP}		—	—	20.0	mA	$V_{CC} + 0.5V < V_{in} \leq 12.6V$
			—	—	10.0	μA	$0.5V \leq V_{in} \leq V_{CC} + 0.5V$
入力プルアップ MOS電流	ポート2、4、5	$-I_P$	50	—	300	μA	$V_{in} = 0V$
入力容量	NMI	C_{in}	—	—	50	pF	$V_{in} = 0V$
	NMI以外の 全入力端子		—	—	15	pF	$f = 1MHz$ $T_a = 25^\circ C$
消費電流 ^{*2}	通常動作時	I_{CC}	—	50	65	mA	$f = 16MHz$
	スリープ時		—	35	50		$f = 16MHz$
	モジュール スタンバイ時 ^{*4}		—	20	25		$f = 16MHz$
	スタンバイ時 ^{*3}		—	0.01	5.0	μA	$T_a \leq 50^\circ C$
	—	—	—	20.0	$50^\circ C < T_a$		

表21.10 DC特性(3)

条件： $V_{CC}=5.0V \pm 10\%$ 、 $AV_{CC}=5.0V \pm 10\%$ 、 $V_{REF}=4.5V \sim AV_{CC}$ 、 $V_{SS}=AV_{SS}=0V$ *1
 $T_a = -20 \sim +75^\circ C$ (通常仕様品)、 $T_a = -40 \sim +85^\circ C$ (広温度範囲仕様品)

項目		記号	min	typ	max	単位	測定条件
アナログ 電源電流	A/D変換中	AI _{CC}	—	1.2	2.0	mA	
	A/D、D/A変換中		—	1.2	2.0		
	A/D、D/A変換待機時		—	0.01	5.0	μA	
リファレンス 電源電流	A/D変換中	AI _{CC}	—	0.3	0.6	mA	V _{REF} =5.0V
	A/D、D/A変換中		—	1.3	3.0		
	A/D、D/A変換待機時		—	0.01	5.0	μA	
V _{PP} 端子 電流	読出し時	I _{PP}	—	—	10	μA	V _{PP} =5.0V
	プログラム時		—	10	20	mA	V _{PP} =12.6V
	消去時		—	20	40		
RAMスタンバイ電圧		V _{RAM}	2.0	—	—	V	

【注】 *1 A/D変換器とD/A変換器を未使用時に、AV_{CC}、V_{REF}、AV_{SS}端子を開放しないでください。

AV_{CC}、V_{REF}端子はV_{CC}に、AV_{SS}端子はV_{SS}にそれぞれ接続してください。

- *2 消費電流値は、 $V_{IH \text{ min}}=V_{CC}-0.5V$ 、 $V_{IL \text{ max}}=0.5V$ の条件下で、すべての出力端子を無負荷状態にして、さらに内蔵プルアップMOSをオフ状態にした場合の値です。
- *3 $V_{RAM} \leq V_{CC} < 4.5V$ のとき、 $V_{IH \text{ min}}=V_{CC} \times 0.9$ 、 $V_{IL \text{ max}}=0.3V$ とした場合の値です。
- *4 モジュールスタンバイ時の電流値は、全モジュールを停止しスリープ状態とした場合の値です。
- *5 高電圧印加の判定レベルは、上記の電圧となりますが、ブートモードおよびフラッシュメモリの書込み/消去時は $12.0 \pm 0.6V$ に設定してください。

表21.10 D C 特性(4)

条件: $V_{CC}=2.7V\sim 5.5V$ 、 $AV_{CC}=2.7V\sim 5.5V$ 、 $V_{REF}=2.7V\sim AV_{CC}$ 、 $V_{SS}=AV_{SS}=0V$ *

$T_A=-20\sim +75^{\circ}C$ (通常仕様品)、 $T_A=-40\sim +85^{\circ}C$ (広温度範囲仕様品)

項	目	記号	min	typ	max	単位	測定条件
シュミットトリガ 入力電圧	ポートA、 P8 ₀ ~P8 ₂ 、 PB ₀ ~PB ₃	V_{T^-}	$V_{CC}\times 0.2$	—	—	V	
		V_{T^+}	—	—	$V_{CC}\times 0.7$	V	
		$V_{T^+}-V_{T^-}$	$V_{CC}\times 0.07$	—	—	V	
入力“High” レベル電圧	RES、STBY、NMI、 MD ₂ ~MD ₀	V_{IH}	$V_{CC}\times 0.9$	—	$V_{CC}+0.3$	V	
	EXTAL		$V_{CC}\times 0.7$	—	$V_{CC}+0.3$	V	
	ポート7		$V_{CC}\times 0.7$	—	$AV_{CC}+0.3$	V	
	ポート1、2、3、4、5、 6、9、 P8 ₃ 、P8 ₄ 、 PB ₄ ~PB ₇		$V_{CC}\times 0.7$	—	$V_{CC}+0.3$	V	
入力“Low” レベル電圧	RES、STBY、 MD ₂ ~MD ₀	V_{IL}	-0.3	—	$V_{CC}\times 0.1$	V	
	NMI、EXTAL、 ポート1、2、3、4、5、 6、7、9、 P8 ₃ 、P8 ₄ 、 PB ₄ ~PB ₇		-0.3	—	$V_{CC}\times 0.2$	V	$V_{CC}<4.0V$
					0.8		$V_{CC}=4.0\sim 5.5V$
出力“High” レベル電圧	全出力端子	V_{OH}	$V_{CC}-0.5$	—	—	V	$I_{OH}=-200\mu A$
			$V_{CC}-1.0$	—	—	V	$I_{OH}=-1mA$
出力“Low” レベル電圧	全出力端子 (RES0を除く)	V_{OL}	—	—	0.4	V	$I_{OL}=1.6mA$
	ポート1、2、 5、B		—	—	1.0	V	$V_{CC}\leq 4V$ $I_{OL}=5mA$
							$4V<V_{CC}\leq 5.5V$ $I_{OL}=10mA$
	RES0		—	—	0.4	V	$I_{OL}=1.6mA$
高電圧(12V) 印加判定 レベル**	RES0/V _{PP} 、 MD ₂	V_H	$V_{CC}+2.0$	—	11.4	V	$V_{CC}=2.7V\sim 5.5V$

表 21.10 D C 特性(5)

条件: $V_{CC} = 2.7V \sim 5.5V$ 、 $AV_{CC} = 2.7V \sim 5.5V$ 、 $V_{REF} = 2.7V \sim AV_{CC}$ 、 $V_{SS} = AV_{SS} = 0V^{*1}$

$T_a = -20 \sim +75^\circ C$ (通常仕様品)、 $T_a = -40 \sim +85^\circ C$ (広温度範囲仕様品)

項	目	記号	min	typ	max	単位	測定条件
入力リーク電流	STBY、NMI、RES、 MD ₁ ~MD ₀	I _{IO}	—	—	1.0	μA	V _{IN} = 0.5~ V _{CC} - 0.5V
	MD ₂		—	—	10.0		V _{IN} = 0.5~ V _{CC} + 0.5V
	MD ₂		—	—	50.0		V _{IN} = V _{CC} + 0.5 ~ 12.6V
	ポート7		—	—	1.0	μA	V _{IN} = 0.5~ AV _{CC} - 0.5V
スリープ状態 リーク電流 (ワ状態)	ポート1、2、3、4、5、 6、8~B	I _{TS1}	—	—	1.0	μA	V _{IN} = 0.5~ V _{CC} - 0.5V
	RES0		—	—	10.0	μA	
入力プルアップ MOS電流	ポート2、4、5	-I _P	10	—	300	μA	V _{CC} = 2.7V~ 5.5V、 V _{IN} = 0V
入力容量	NMI	C _{IN}	—	—	50	pF	V _{IN} = 0V
	NMI以外の 全入力端子		—	—	15	pF	f = 1MHz T _a = 25°C
消費電流 ^{*2}	通常動作時	I _{CC} ^{*4}	—	12 (3.0V)	35 (5.5V)	mA	f = 8MHz
	スリープ時		—	8 (3.0V)	25 (5.5V)		f = 8MHz
	モジュール スタンバイ時 ^{*3}		—	5 (3.0V)	14 (5.5V)	mA	f = 8MHz
	スタンバイ時 ^{*3}		—	0.01	5.0	μA	T _a ≤ 50°C
—	—	—	20.0	50°C < T _a			

表21.10 DC特性(6)

条件: $V_{CC}=2.7\sim 5.5V$ 、 $AV_{CC}=2.7\sim 5.5V$ 、 $V_{REF}=2.7V\sim AV_{CC}$ 、 $V_{SS}=AV_{SS}=0V^{*1}$

$T_a=-20\sim +75^{\circ}C$ (通常仕様品)、 $T_a=-40\sim +85^{\circ}C$ (広温度範囲仕様品)

項目	記号	min	typ	max	単位	測定条件
アナログ電源電流	A/D変換中	—	0.4	1.0	mA	$AV_{CC}=3.0V$
		—	1.2	—		$AV_{CC}=5.0V$
	A/D、D/A変換中	—	0.4	1.0		$AV_{CC}=3.0V$
		—	1.2	—		$AV_{CC}=5.0V$
A/D、D/A変換待機時	—	0.01	5.0	μA	DASTE="0"時	
リファレンス電源電流	A/D変換中	—	0.2	0.4	mA	$V_{REF}=3.0V$
		—	0.3	—		$V_{REF}=5.0V$
	A/D、D/A変換中	—	0.8	2.0		$V_{REF}=3.0V$
		—	1.3	—		$V_{REF}=5.0V$
A/D、D/A変換待機時	—	0.01	5.0	μA	DASTE="0"時	
V_{PP} 端子電流	読出し時	—	—	10	μA	$V_{PP}=5.0V$
	プログラム時	—	10	20	mA	$V_{PP}=12.6V$
	消去時	—	20	40	mA	
RAMスタンバイ電圧	V_{RAM}	2.0	—	—	V	

【注】*1 A/D変換器とD/A変換器を未使用時に AV_{CC} 、 V_{REF} 、 AV_{SS} 端子を開放しないください。

AV_{CC} 、 V_{REF} 端子は V_{CC} に、 AV_{SS} 端子は V_{SS} にそれぞれ接続してください。

*2 消費電流値は、 $V_{IH\ min}=V_{CC}-0.5V$ 、 $V_{IL\ max}=0.5V$ の条件下で、すべての出力端子を無負荷状態にして、さらに内蔵プルアップMOSをオフ状態にした場合の値です。

*3 $V_{RAM}\leq V_{CC}<2.7V$ のとき、 $V_{IH\ min}=V_{CC}\times 0.9$ 、 $V_{IL\ max}=0.3V$ とした場合の値です。

*4 I_{CC} は下記の式に従って V_{CC} と f に依存します。

$$I_{CC\ max.} = 3.0(mA) + 0.75(mA/MHz \cdot V) \times V_{CC} \times f \quad (\text{通常動作時})$$

$$I_{CC\ max.} = 3.0(mA) + 0.55(mA/MHz \cdot V) \times V_{CC} \times f \quad (\text{スリープ時})$$

$$I_{CC\ max.} = 3.0(mA) + 0.25(mA/MHz \cdot V) \times V_{CC} \times f \quad (\text{モジュールスタンバイ時})$$

*5 モジュールスタンバイ時の電流値は、全モジュールを停止しスリープ状態にした場合の値です。

*6 高電圧印加の判定レベルは、上記の電圧となりますが、ブートモードおよびフラッシュメモリの書き込み/消去時は $12.0\pm 0.6V$ に設定してください。

表21.11 出力許容電流値

条件： $V_{CC}=2.7\sim 5.5V$ 、 $AV_{CC}=2.7\sim 5.5V$ 、 $V_{REF}=2.7V\sim AV_{CC}$ 、 $V_{SS}=AV_{SS}=0V$
 $T_a=-20\sim +75^{\circ}C$ （通常仕様品）、 $T_a=-40\sim +85^{\circ}C$ （広温度範囲仕様品）

項	目	記号	min	typ	max	単位
出力“Low”レベル許容電流 （1端子あたり）	ポート1、2、5、 B	I_{OL}	—	—	10	mA
	上記以外の出力端子		—	—	2.0	mA
出力“Low”レベル許容電流 （総和）	ポート1、2、5、 B、 28端子の総和	ΣI_{OL}	—	—	80	mA
	上記を含む、全出力端子の総和		—	—	120	mA
出力“High”レベル許容電流 （1端子あたり）	全出力端子	I_{OH}	—	—	2.0	mA
出力“High”レベル許容電流 （総和）	全出力端子の総和	ΣI_{OH}	—	—	40	mA

- 【注】 1. L S I の信頼性を確保するため、出力電流値は表21.11の値を超えないようにしてください。
2. ダーリントトランジスタや、LEDを直接駆動する場合には、図21.4、図21.5に示すように、出力に必ず電流制限抵抗を挿入してください。

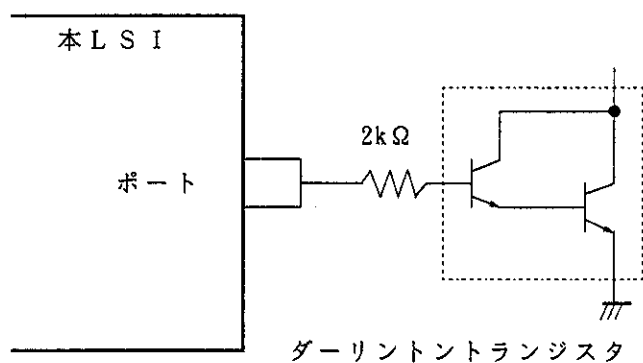


図21.4 ダーリントトランジスタ駆動回路例

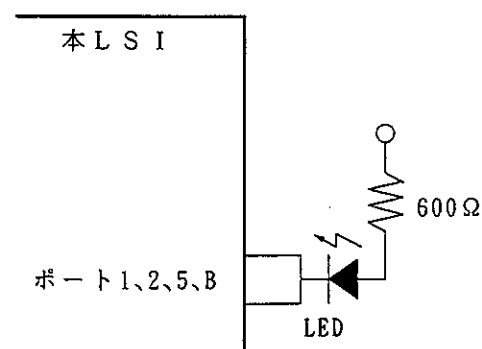


図21.5 LED駆動回路例

21.3.2 AC特性

表21.12にバスタイミング、表21.13にリフレッシュコントローラバスタイミング、表21.14に制御信号タイミングを示します。また、表21.15に内蔵周辺モジュールタイミングを示します。

表21.12 バスタイミング(1)

条件A : $V_{CC}=2.7\sim 5.5V$ 、 $AV_{CC}=2.7\sim 5.5V$ 、 $V_{REF}=2.7V\sim AV_{CC}$ 、
 $V_{SS}=AV_{SS}=0V$ 、 $\phi=1\sim 8MHz$

$T_a=-20\sim +75^\circ C$ (通常仕様品)、 $T_a=-40\sim +85^\circ C$ (広温度範囲仕様品)

条件C : $V_{CC}=5.0V\pm 10\%$ 、 $AV_{CC}=5.0V\pm 10\%$ 、 $V_{REF}=4.5V\sim AV_{CC}$ 、 $V_{SS}=AV_{SS}=0V$ 、
 $\phi=1\sim 16MHz$

$T_a=-20\sim +75^\circ C$ (通常仕様品)、 $T_a=-40\sim +85^\circ C$ (広温度範囲仕様品)

項目	記号	条件A		条件C		測定条件
		8 MHz		16MHz		
		min	max	min	max	
クロックサイクル時間	t_{cyc}	125	1000	62.5	1000	図21.7、 図21.8
クロックパルス幅 “Low”レベル時間	t_{CL}	40	—	20	—	
クロックパルス幅 “High”レベル時間	t_{CH}	40	—	20	—	
クロック立上がり時間	t_{CR}	—	20	—	10	
クロック立下がり時間	t_{CF}	—	20	—	10	
アドレス遅延時間	t_{AD}	—	60	—	30	
アドレスホールド時間	t_{AH}	25	—	10	—	
アドレスストロブ遅延時間	t_{ASD}	—	60	—	30	
ライトストロブ遅延時間	t_{WSD}	—	60	—	30	
ストロブ遅延時間	t_{SD}	—	60	—	30	
ライトデータストロブパルス幅 1	t_{WSW1}^*	85	—	35	—	
ライトデータストロブパルス幅 2	t_{WSW2}^*	150	—	65	—	
アドレスセットアップ時間 1	t_{AS1}	20	—	10	—	
アドレスセットアップ時間 2	t_{AS2}	80	—	40	—	
リードデータセットアップ時間	t_{RDS}	50	—	20	—	
リードデータホールド時間	t_{RDH}	0	—	0	—	
ライトデータ遅延時間	t_{WDD}	—	75	—	60	
ライトデータセットアップ時間 1	t_{WDS1}	60	—	15	—	
ライトデータセットアップ時間 2	t_{WDS2}	5	—	-5	—	
ライトデータホールド時間	t_{WDH}	25	—	20	—	
リードデータアクセス時間 1	t_{ACC1}^*	—	120	—	60	
リードデータアクセス時間 2	t_{ACC2}^*	—	240	—	120	

単位 : ns

表21.12 バスタイミング(2)

条件A : $V_{CC}=2.7\sim 5.5V$ 、 $AV_{CC}=2.7\sim 5.5V$ 、 $V_{REF}=2.7V\sim AV_{CC}$ 、 $V_{SS}=AV_{SS}=0V$ 、 $\phi=1\sim 8MHz$

$T_a=-20\sim +75^\circ C$ (通常仕様品)、 $T_a=-40\sim +85^\circ C$ (広温度範囲仕様品)

条件C : $V_{CC}=5.0V\pm 10\%$ 、 $AV_{CC}=5.0V\pm 10\%$ 、 $V_{REF}=4.5V\sim AV_{CC}$ 、 $V_{SS}=AV_{SS}=0V$ 、 $\phi=1\sim 16MHz$

$T_a=-20\sim +75^\circ C$ (通常仕様品)、 $T_a=-40\sim +85^\circ C$ (広温度範囲仕様品)

項目	記号	条件A		条件C		測定条件
		8MHz		16MHz		
		min	max	min	max	
リードデータアクセス時間3	t_{ACC3}^*	—	70	—	30	図21.7、 図21.8
リードデータアクセス時間4	t_{ACC4}^*	—	180	—	95	
ブリックアップ時間	t_{PCH}^*	85	—	45	—	
ウェイトセットアップ時間	t_{WTS}	40	—	25	—	図21.9
ウェイトセットホールド時間	t_{WTH}	10	—	5	—	
バスリクエストセットアップ時間	t_{BRQS}	40	—	40	—	図21.21
バスクリアリッジ遅延時間1	t_{BACD1}	—	60	—	30	
バスクリアリッジ遅延時間2	t_{BACD2}	—	60	—	30	
バスローディング時間	t_{BZD}	—	70	—	40	

単位 : ns

【注】* 8MHz版使用時、下記の時間は以下に示すようにクロックサイクル時間に依存します。

$$t_{ACC1}=1.5\times t_{CYC}-68 \quad (ns) \quad t_{WSW1}=1.0\times t_{CYC}-40 \quad (ns)$$

$$t_{ACC2}=2.5\times t_{CYC}-73 \quad (ns) \quad t_{WSW2}=1.5\times t_{CYC}-38 \quad (ns)$$

$$t_{ACC3}=1.0\times t_{CYC}-55 \quad (ns) \quad t_{PCH}=1.0\times t_{CYC}-40 \quad (ns)$$

$$t_{ACC4}=2.0\times t_{CYC}-70 \quad (ns)$$

16MHz版使用時、下記の時間は以下に示すようにクロックサイクル時間に依存します。

$$t_{ACC1}=1.5\times t_{CYC}-34 \quad (ns) \quad t_{WSW1}=1.0\times t_{CYC}-28 \quad (ns)$$

$$t_{ACC2}=2.5\times t_{CYC}-37 \quad (ns) \quad t_{WSW2}=1.5\times t_{CYC}-29 \quad (ns)$$

$$t_{ACC3}=1.0\times t_{CYC}-33 \quad (ns) \quad t_{PCH}=1.0\times t_{CYC}-28 \quad (ns)$$

$$t_{ACC4}=2.0\times t_{CYC}-30 \quad (ns)$$

表21.13 リフレッシュコントローラバスタイミング

条件A : $V_{CC}=2.7\sim 5.5V$ 、 $AV_{CC}=2.7\sim 5.5V$ 、 $V_{REF}=2.7V\sim AV_{CC}$ 、 $V_{SS}=AV_{SS}=0V$ 、 $\phi=1\sim 8MHz$

$T_a=-20\sim +75^\circ C$ (通常仕様品)、 $T_a=-40\sim +85^\circ C$ (広温度範囲仕様品)

条件C : $V_{CC}=5.0V\pm 10\%$ 、 $AV_{CC}=5.0V\pm 10\%$ 、 $V_{REF}=4.5V\sim AV_{CC}$ 、 $V_{SS}=AV_{SS}=0V$ 、 $\phi=1\sim 16MHz$

$T_a=-20\sim +75^\circ C$ (通常仕様品)、 $T_a=-40\sim +85^\circ C$ (広温度範囲仕様品)

項目	記号	条件A		条件C		測定条件
		8MHz		16MHz		
		min	max	min	max	
RAS遅延時間1	t_{RAD1}	—	60	—	30	図21.10) 図21.16
RAS遅延時間2	t_{RAD2}	—	60	—	30	
RAS遅延時間3	t_{RAD3}	—	60	—	30	
ロウアドレスホールド時間*	t_{RAH}	25	—	15	—	
RASプリチャージ時間*	t_{RP}	85	—	45	—	
CAS to RAS プリチャージ時間*	t_{CRP}	85	—	45	—	
CASパルス幅	t_{CAS}	100	—	40	—	
RASアクセス時間*	t_{RAC}	—	160	—	85	
アドレスアクセス時間	t_{AA}	—	105	—	55	
CASアクセス時間*	t_{CAC}	—	50	—	30	
ライトデータセットアップ時間3	t_{WDS3}	50	—	15	—	
CASセットアップ時間*	t_{CSR}	20	—	15	—	
リードストロブ遅延時間	t_{RSD}	—	60	—	30	

単位: ns

【注】* 8MHz版使用時、下記の時間は以下に示すようにクロックサイクル時間に依存します。

$$t_{RAH} = 0.5 \times t_{CYC} - 38 \quad (\text{ns}) \quad t_{CAC} = 1.0 \times t_{CYC} - 75 \quad (\text{ns})$$

$$t_{RAC} = 2.0 \times t_{CYC} - 90 \quad (\text{ns}) \quad t_{CSR} = 0.5 \times t_{CYC} - 43 \quad (\text{ns})$$

$$t_{RP} = t_{CRP} = 1.0 \times t_{CYC} - 40 \quad (\text{ns})$$

16MHz版使用時、下記の時間は以下に示すようにクロックサイクル時間に依存します。

$$t_{RAH} = 0.5 \times t_{CYC} - 17 \quad (\text{ns}) \quad t_{CAC} = 1.0 \times t_{CYC} - 33 \quad (\text{ns})$$

$$t_{RAC} = 2.0 \times t_{CYC} - 40 \quad (\text{ns}) \quad t_{CSR} = 0.5 \times t_{CYC} - 17 \quad (\text{ns})$$

$$t_{RP} = t_{CRP} = 1.0 \times t_{CYC} - 18 \quad (\text{ns})$$

表21.14 制御信号タイミング

条件 A : $V_{CC}=2.7\sim 5.5V$ 、 $AV_{CC}=2.7\sim 5.5V$ 、 $V_{REF}=2.7V\sim AV_{CC}$ 、 $V_{SS}=AV_{SS}=0V$ 、 $\phi=1\sim 8MHz$

$T_a=-20\sim +75^\circ C$ (通常仕様品)、 $T_a=-40\sim +85^\circ C$ (広温度範囲仕様品)

条件 C : $V_{CC}=5.0V\pm 10\%$ 、 $AV_{CC}=5.0V\pm 10\%$ 、 $V_{REF}=4.5V\sim AV_{CC}$ 、 $V_{SS}=AV_{SS}=0V$ 、 $\phi=1\sim 16MHz$

$T_a=-20\sim +75^\circ C$ (通常仕様品)、 $T_a=-40\sim +85^\circ C$ (広温度範囲仕様品)

項目	記号	条件 A		条件 C		単位	測定条件
		8 MHz		16 MHz			
		min	max	min	max		
RESセットアップ時間	t_{RESS}	200	—	200	—	ns	図 21.18
RESパルス幅	t_{RESW}	10	—	10	—	t_{CYC}	
モード・プログラミング・セットアップ時間	t_{MDS}	200	—	200	—	ns	
RESO出力遅延時間	t_{RESO}	—	100	—	100	ns	図 21.19
RESO出力パルス幅	t_{RESOW}	132	—	132	—	t_{CYC}	
NMIセットアップ時間 (NMI、 $IRQ_5\sim IRQ_0$)	t_{NMIS}	200	—	150	—	ns	図 21.20
NMIホールド時間 (NMI、 $IRQ_5\sim IRQ_0$)	t_{NMIH}	10	—	10	—	ns	
割込みパルス幅 (NMI、 $IRQ_2\sim IRQ_0$) ソフトウェアスタンバイモードからの復帰時)	t_{NMIW}	200	—	200	—	ns	
リセット発振安定時間 (水晶)	t_{OSC1}	20	—	20	—	ms	図 21.22
ソフトウェアスタンバイ発振安定時間 (水晶)	t_{OSC2}	7	—	7	—	ms	図 20.1

表21.15 内蔵周辺モジュールタイミング

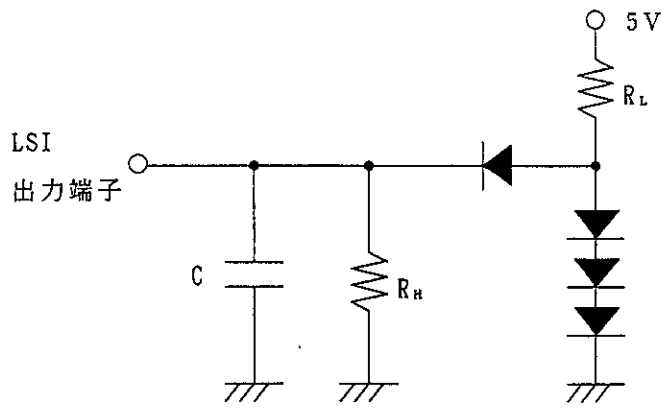
条件A : $V_{CC}=2.7\sim 5.5V$ 、 $AV_{CC}=2.7\sim 5.5V$ 、 $V_{REF}=2.7V\sim AV_{CC}$ 、 $V_{SS}=AV_{SS}=0V$ 、 $\phi=1\sim 8MHz$

$T_a=-20\sim +75^\circ C$ (通常仕様品)、 $T_a=-40\sim +85^\circ C$ (広温度範囲仕様品)

条件C : $V_{CC}=5.0V\pm 10\%$ 、 $AV_{CC}=5.0V\pm 10\%$ 、 $V_{REF}=4.5V\sim AV_{CC}$ 、 $V_{SS}=AV_{SS}=0V$ 、 $\phi=1\sim 16MHz$

$T_a=-20\sim +75^\circ C$ (通常仕様品)、 $T_a=-40\sim +85^\circ C$ (広温度範囲仕様品)

モジュール	項目	記号	条件A		条件C		単位	測定条件	
			8MHz		16MHz				
			min	max	min	max			
DMAC	DREQセットアップ時間	t_{DRQS}	40	-	30	-	ns	図21.30	
	DREQホールド時間	t_{DRQH}	10	-	10	-			
	TEND遅延時間1	t_{TED1}	-	100	-	50		図21.28、 図21.29	
	TEND遅延時間2	t_{TED2}	-	100	-	50			
ITU	タイマ出力遅延時間	t_{TOCD}	-	100	-	100	ns	図21.24	
	タイマ入力セットアップ時間	t_{TICS}	50	-	50	-			
	タイマクロック入力 セットアップ時間	t_{TCKS}	50	-	50	-	ns	図21.25	
	タイマクロック パルス幅	単エッジ指定 t_{TCKWH}	1.5	-	1.5	-			
	両エッジ指定 t_{TCKWL}	2.5	-	2.5	-				
SCI	入力クロック サイクル	調歩同期 t_{SCYC}	4	-	4	-	t _{cy} c	図21.26	
		クロック同期	6	-	6	-			
	入力クロック立上がり時間	t_{SCKr}	-	1.5	-	1.5			
	入力クロック立下がり時間	t_{SCKf}	-	1.5	-	1.5			
	入力クロックパルス幅	t_{SCKW}	0.4	0.6	0.4	0.6	t _{sc} yc		
	送信データ遅延時間	t_{TXD}	-	100	-	100			
受信データセットアップ時間 (クロック同期)	t_{RXS}	100	-	100	-	ns	図21.27		
	受信データホールド時間(クロック同期)	t_{RXH}	クロック入力	100	-			100	-
			クロック出力	0	-			0	-
ホート TPC	出力データ遅延時間	t_{PWD}	-	100	-	100	ns	図21.23	
	入力データセットアップ時間	t_{PRS}	50	-	50	-			
	入力データホールド時間	t_{PRH}	50	-	50	-			



$C = 90\text{pF}$: ポート4、5、6、8
 A(19-0)、D(15-8)
 ϕ
 $C = 30\text{pF}$: ポート9、A、B、 $\overline{\text{RES0}}$
 $R_L = 2.4\text{k}\Omega$
 $R_H = 12\text{k}\Omega$

入出力タイミング測定レベル
 ・“Low”レベル…0.8V
 ・“High”レベル…2.0V

図21.6 出力負荷回路

21.3.3 A/D変換特性

A/D変換特性を表21.16に示します。

表21.16 A/D変換特性

条件A : $V_{CC}=2.7\sim 5.5V$ 、 $AV_{CC}=2.7\sim 5.5V$ 、 $V_{REF}=2.7V\sim AV_{CC}$ 、 $V_{SS}=AV_{SS}=0V$ 、
 $\phi = 1\sim 8MHz$

$T_a = -20\sim +75^\circ C$ (通常仕様品)、 $T_a = -40\sim +85^\circ C$ (広温度範囲仕様品)

条件C : $V_{CC}=5.0V\pm 10\%$ 、 $AV_{CC}=5.0V\pm 10\%$ 、 $V_{REF}=4.5V\sim AV_{CC}$ 、 $V_{SS}=AV_{SS}=0V$ 、
 $\phi = 1\sim 16MHz$

$T_a = -20\sim +75^\circ C$ (通常仕様品)、 $T_a = -40\sim +85^\circ C$ (広温度範囲仕様品)

項目	条件A			条件C			単位
	8MHz			16MHz			
	min	typ	max	min	typ	max	
分解能	10	10	10	10	10	10	ビット
変換時間	—	—	16.8	—	—	8.4	μS
アナログ入力容量	—	—	20	—	—	20	pF
許容信号源インピーダンス	—	—	10^{*1}	—	—	10^{*3}	k Ω
	—	—	5^{*2}	—	—	5^{*4}	
非直線性誤差	—	—	± 6.0	—	—	± 3.0	LSB
オフセット誤差	—	—	± 4.0	—	—	± 2.0	LSB
フルスケール誤差	—	—	± 4.0	—	—	± 2.0	LSB
量子化誤差	—	—	± 0.5	—	—	± 0.5	LSB
絶対精度	—	—	± 8.0	—	—	± 4.0	LSB

【注】 *1 $4.0\leq AV_{CC}\leq 5.5$ の場合です。

*2 $2.7\leq AV_{CC}< 4.0$ の場合です。

*3 $\phi\leq 12MHz$ の場合です。

*4 $\phi> 12MHz$ の場合です。

21.3.4 D/A変換特性

D/A変換特性を表21.17に示します。

表21.17 D/A変換特性

条件A : $V_{CC}=2.7\sim 5.5V$ 、 $AV_{CC}=2.7\sim 5.5V$ 、 $V_{REF}=2.7V\sim AV_{CC}$ 、 $V_{SS}=AV_{SS}=0V$ 、
 $\phi = 1\sim 8\text{ MHz}$

$T_a = -20\sim +75^\circ\text{C}$ (通常仕様品)、 $T_a = -40\sim +85^\circ\text{C}$ (広温度範囲仕様品)

条件C : $V_{CC}=5.0V\pm 10\%$ 、 $AV_{CC}=5.0V\pm 10\%$ 、 $V_{REF}=4.5V\sim AV_{CC}$ 、 $V_{SS}=AV_{SS}=0V$ 、
 $\phi = 1\sim 16\text{ MHz}$

$T_a = -20\sim +75^\circ\text{C}$ (通常仕様品)、 $T_a = -40\sim +85^\circ\text{C}$ (広温度範囲仕様品)

項目	条件A			条件C			単位	測定条件
	8 MHz			16 MHz				
	min	typ	max	min	typ	max		
分解能	8	8	8	8	8	8	ビット	
変換時間	—	—	10	—	—	10	μs	負荷容量20pF
絶対精度	—	± 2.0	± 3.0	—	± 1.0	± 1.5	LSB	負荷抵抗2 M Ω
	—	—	± 2.0	—	—	± 1.0	LSB	負荷抵抗4 M Ω

21.3.5 フラッシュメモリ特性

フラッシュメモリ特性を表21.18 に示します。

表21.18 フラッシュメモリ特性

条件 A : $V_{CC}=2.7\sim 5.5V$ 、 $AV_{CC}=2.7\sim 5.5V$ 、 $V_{REF}=2.7V\sim AV_{CC}$ 、 $V_{SS}=AV_{SS}=0V$ 、

$V_{PP}=12V\pm 0.6V$ 、 $\phi = 1\sim 8MHz$

$T_a = -20\sim +75^\circ C$ (通常仕様品)、 $T_a = -40\sim +85^\circ C$ (広温度範囲仕様品)

条件 C : $V_{CC}=5.0V\pm 10\%$ 、 $AV_{CC}=5.0V\pm 10\%$ 、 $V_{REF}=4.5V\sim AV_{CC}$ 、 $V_{SS}=AV_{SS}=0V$ 、

$V_{PP}=12V\pm 0.6V$ 、 $\phi = 1\sim 16MHz$

$T_a = -20\sim +75^\circ C$ (通常仕様品)、 $T_a = -40\sim +85^\circ C$ (広温度範囲仕様品)

項目	記号	min	typ	max	単位	測定条件
書込み時間 *1	t_P	—	50	1000	μs	
消去時間 *1	t_E	—	1	30	s	
書き換え回数	N_{WEC}	—	—	100	回	
ベリファイ・セットアップ時間 1 *1	t_{VS1}	4	—	—	μs	
ベリファイ・セットアップ時間 2 *1	t_{VS2}	2	—	—	μs	
フラッシュメモリ・リード・ セットアップ時間 *2	t_{FRS}	50	—	—	μs	$V_{CC}\geq 4.5V$
		100	—	—		$V_{CC}< 4.5V$

【注】 *1 各設定時間は、書込み、消去のアルゴリズムに従い行ってください。

*2 V_{PP} Eビットをクリアした後、プログラム電圧 (V_{PP}) を12Vから0~5Vに切り替えた時、または外部クロック使用時の電源投入後とスタンバイ・モードからの復帰時は、フラッシュメモリをリードする前にリード・セットアップ時間以上おいてリードしてください。 V_{PP} 切断時では、 V_{PP} 端子が $V_{CC}+2V$ のレベルに達した時点からフラッシュメモリをリードするまでのセットアップ時間を規定します。

21.4 動作タイミング

動作タイミングを以下に示します。

21.4.1 バスタイミング

バスタイミングを以下に示します。

(1) 基本バスタイミング / 2 ステートアクセス

図21.7に外部2ステートアクセス時の動作タイミングを示します。

(2) 基本バスタイミング / 3 ステートアクセス

図21.8に外部3ステートアクセス時の動作タイミングを示します。

(3) 基本バスタイミング / 3 ステートアクセス 1 ウェイト

図21.9に外部2ステートアクセスで1ウェイトを挿入したときの動作タイミングを示します。

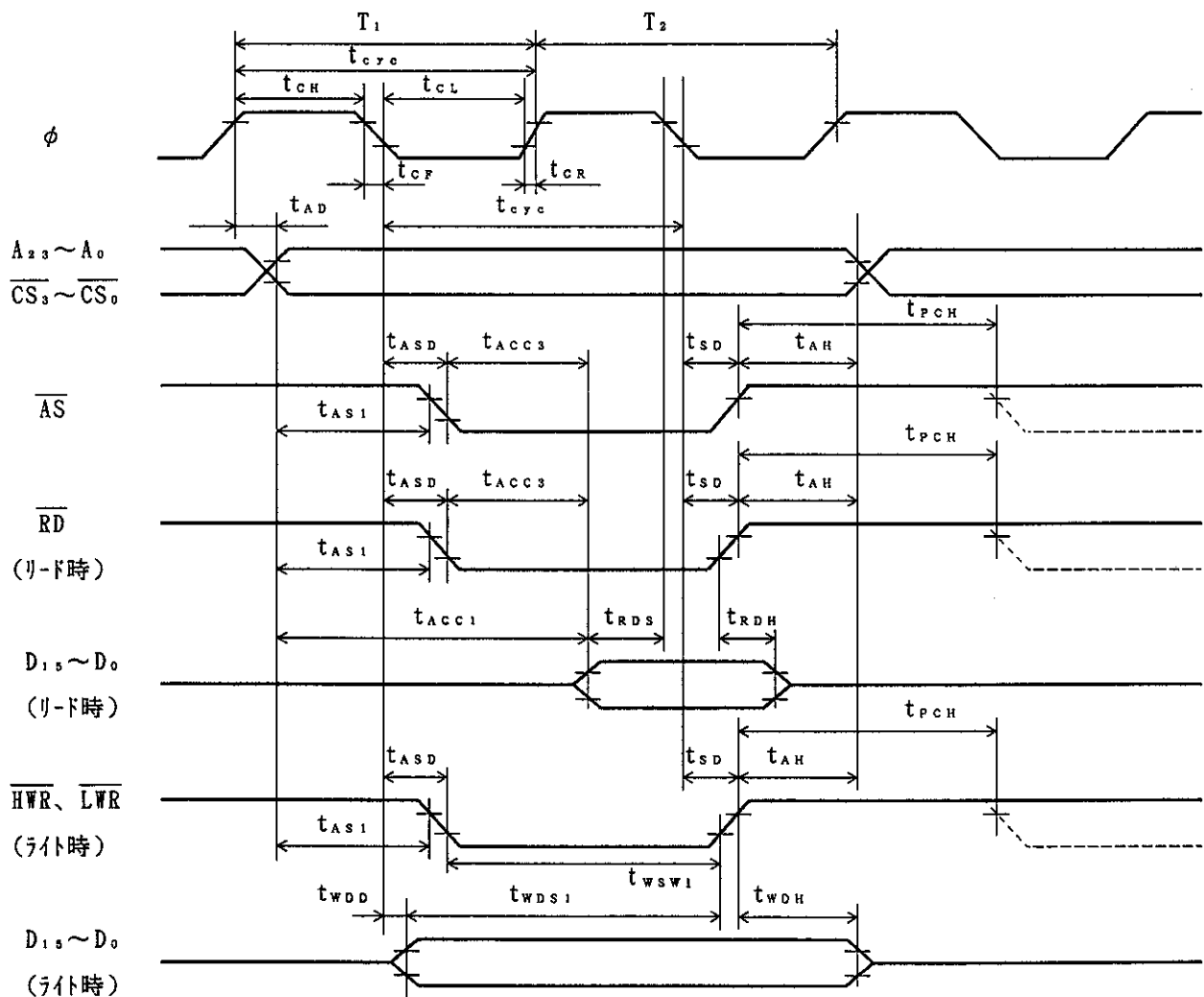


図21.7 基本バスタイミング / 2 ステートアクセス

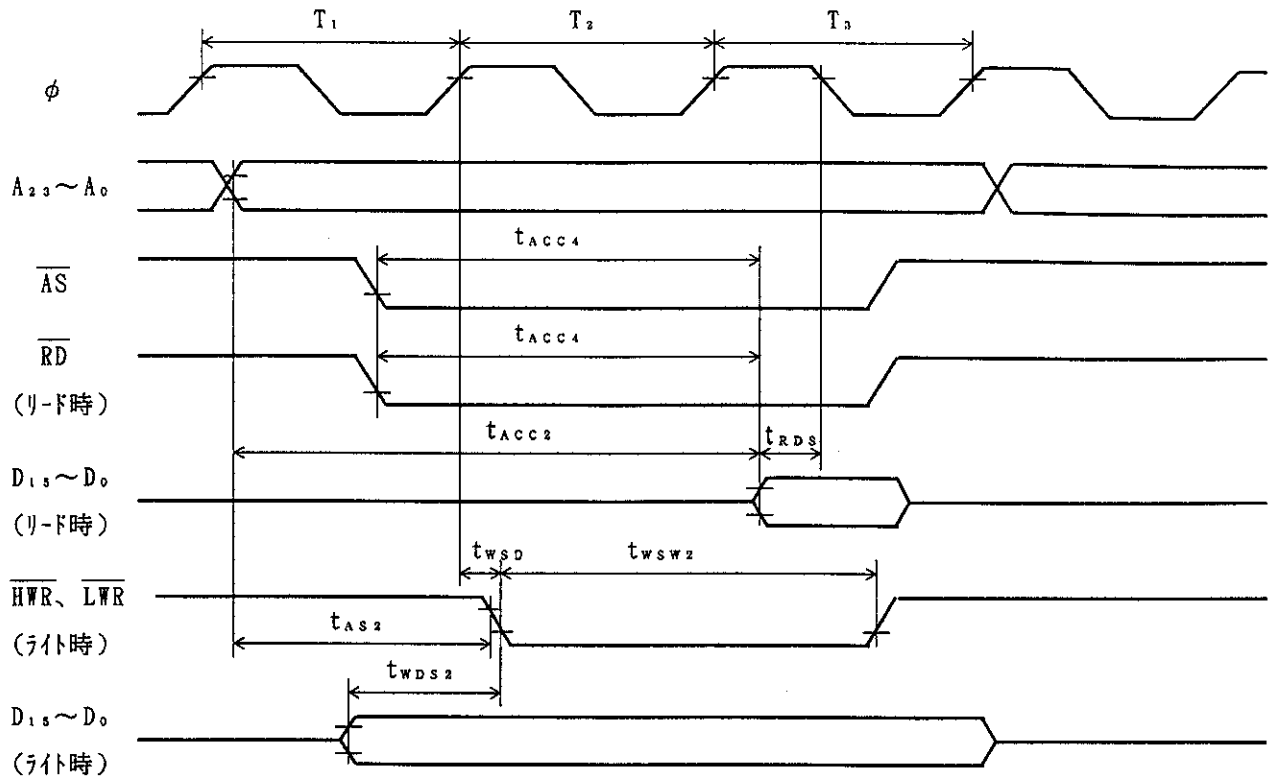


図21.8 基本バスタイミング / 3ステートアクセス

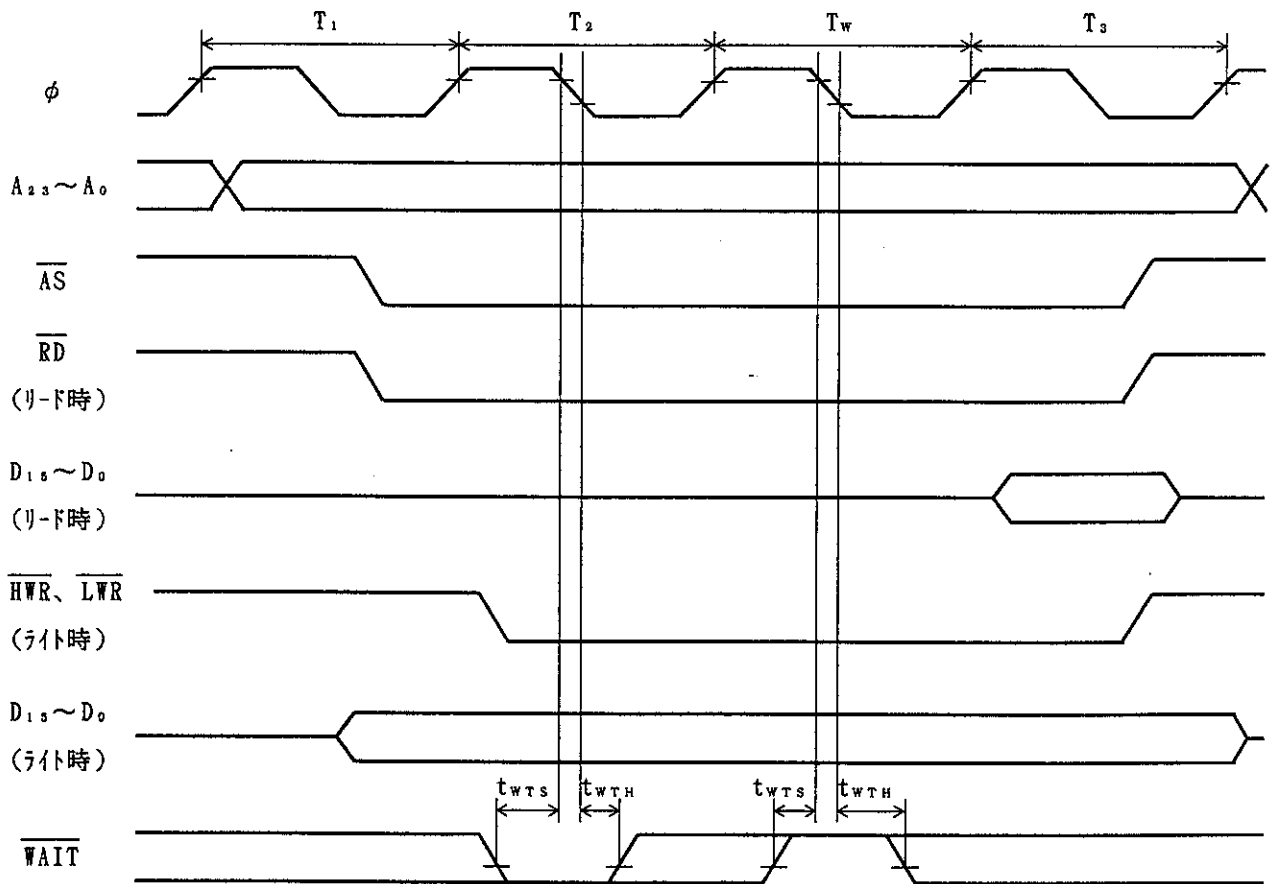


図21.9 基本バスタイミング / 3ステートアクセス1ウェイト

21.4.2 リフレッシュコントローラバスタイミング

リフレッシュコントローラのバスタイミングを以下に示します。

(1) DRAMバスタイミング

図21.10～図21.15にDRAMバスタイミングを動作モード別に示します。

(2) PSRAMバスタイミング

図21.16、図21.17にPSRAMバスタイミングを動作モード別に示します。

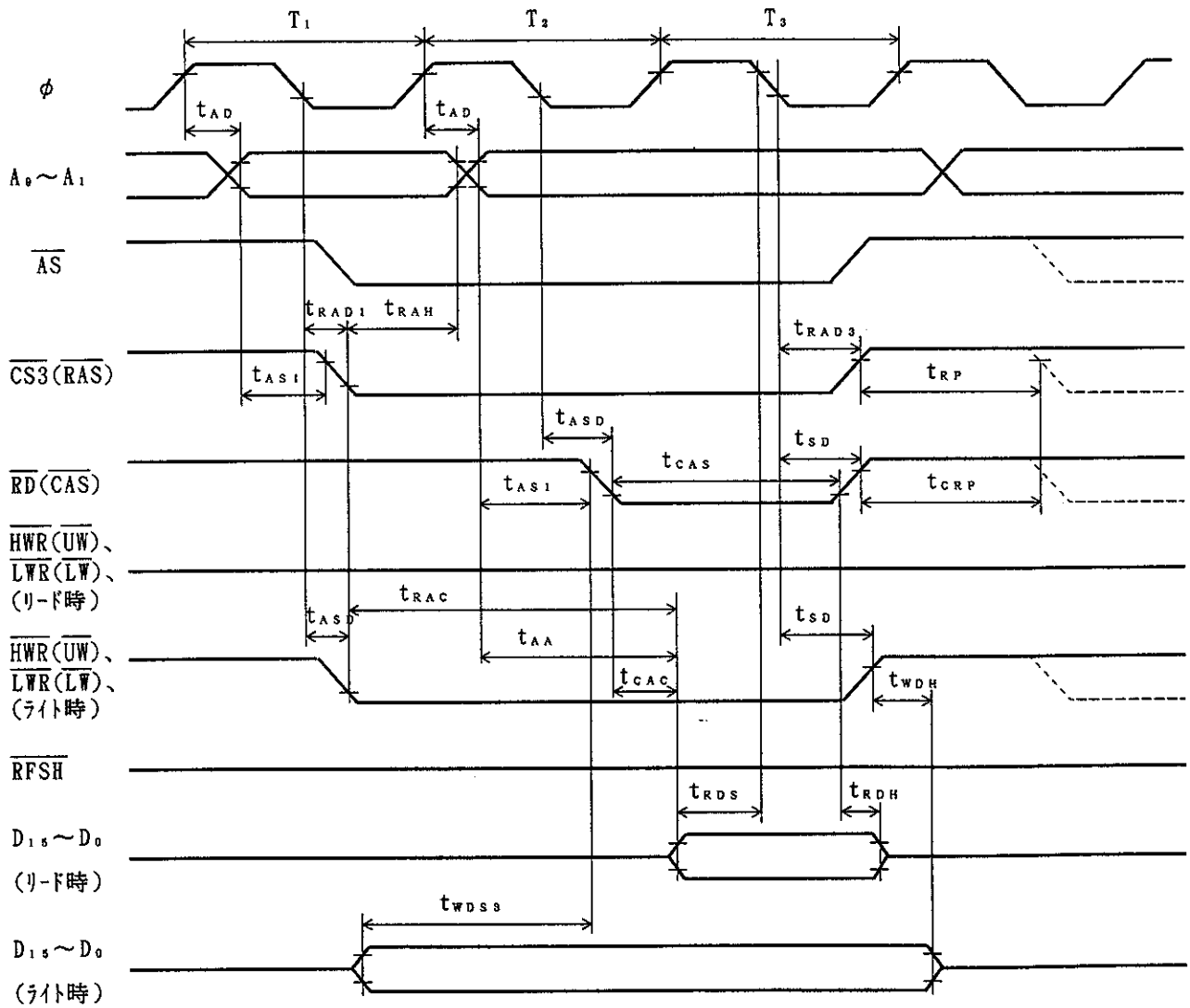


図21.10 DRAMバスタイミング (リード/ラ-イト時) / 3 ステ-ートアクセス

— 2 WE方式 —

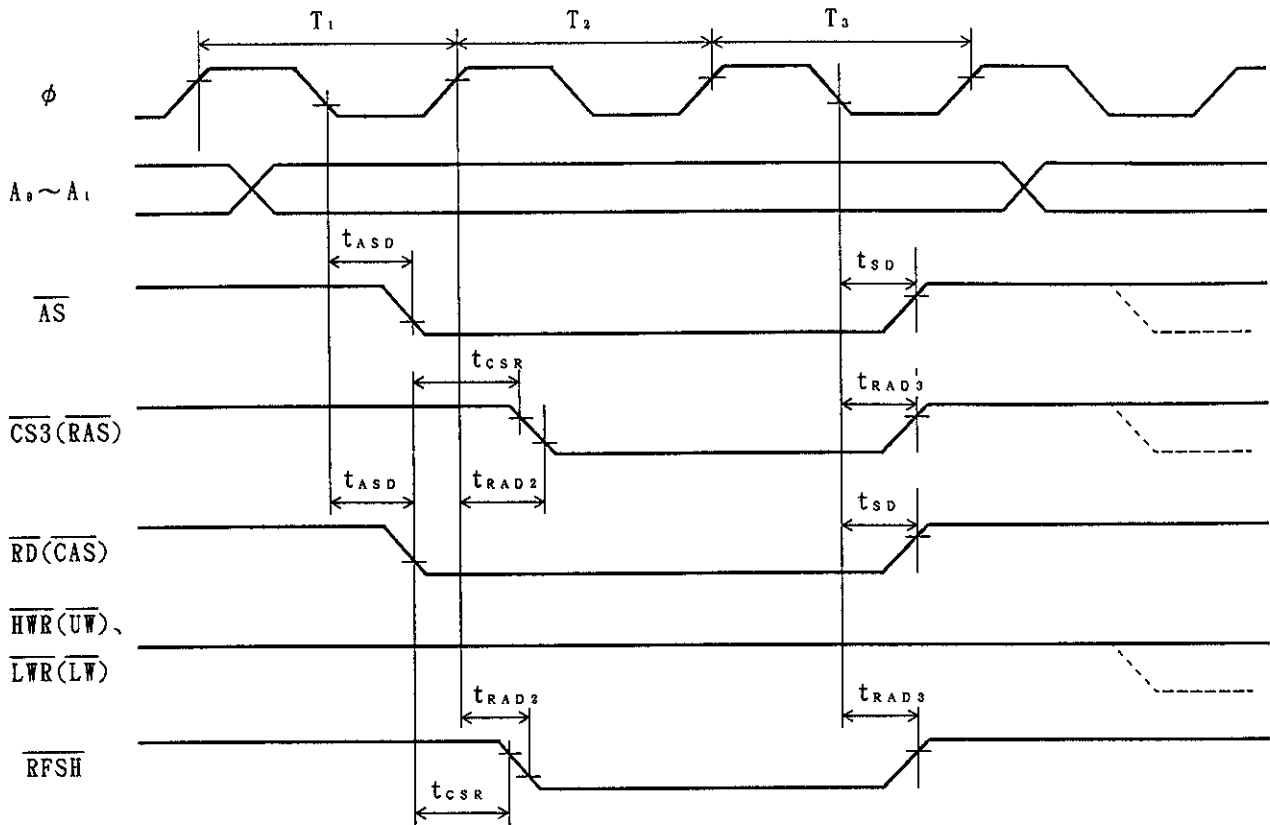


図21.11 DRAMバスタイミング (リフレッシュサイクル時) / 3ステートアクセス
 — 2WE方式 —

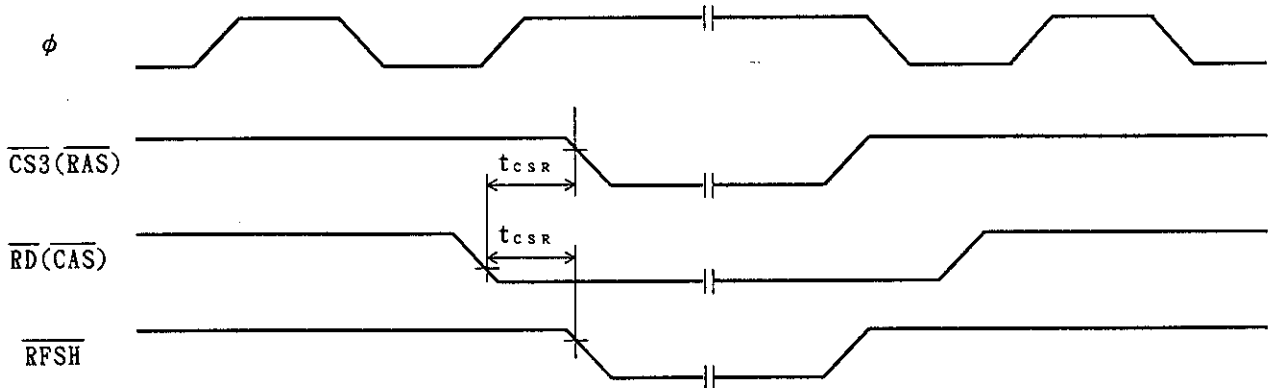


図21.12 DRAMバスタイミング (セルフリフレッシュモード)
 — 2WE方式 —

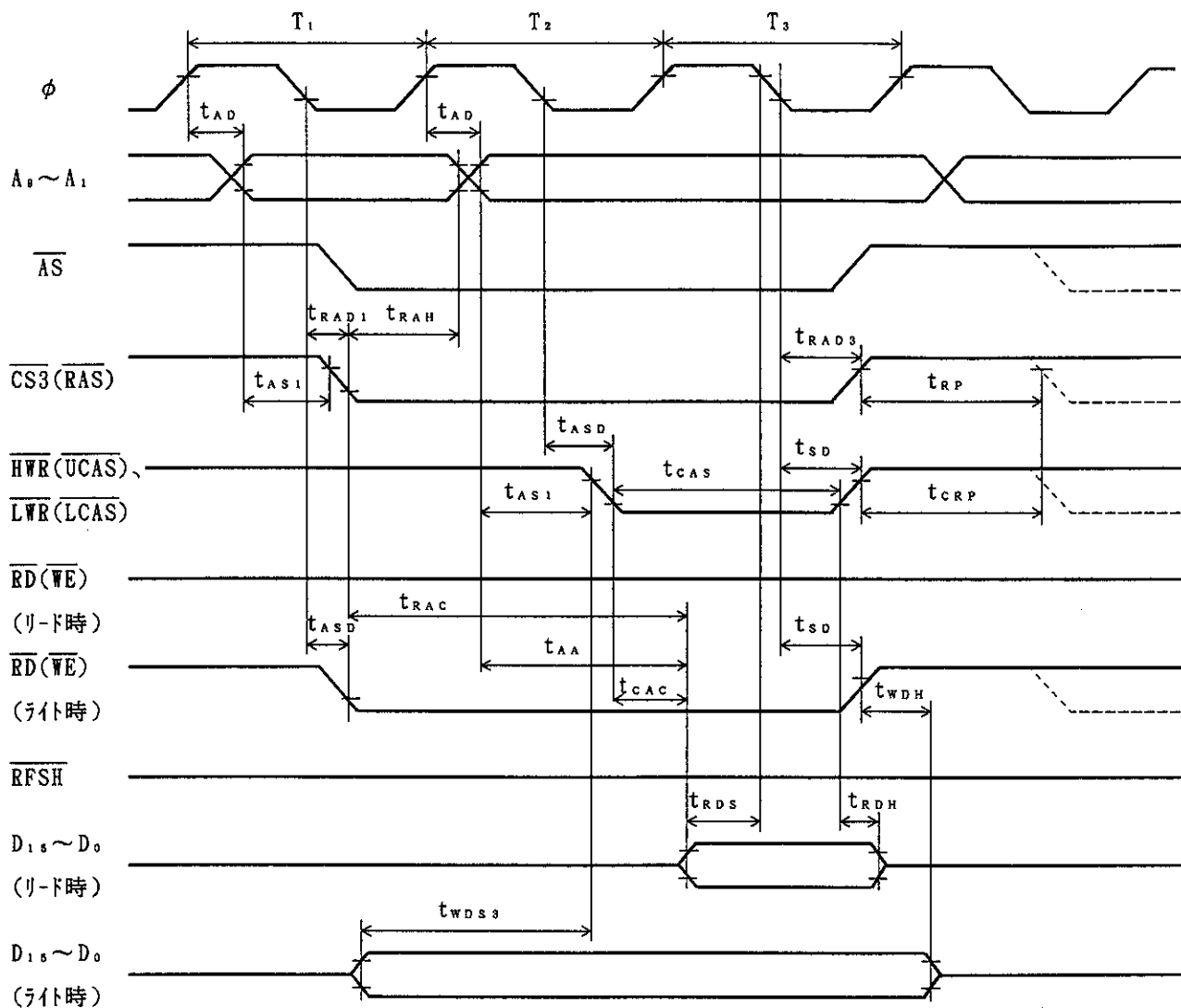


図21.13 DRAMバスタイミング (リード/ライト時) / 3 ステートアクセス
 — 2 CAS方式 —

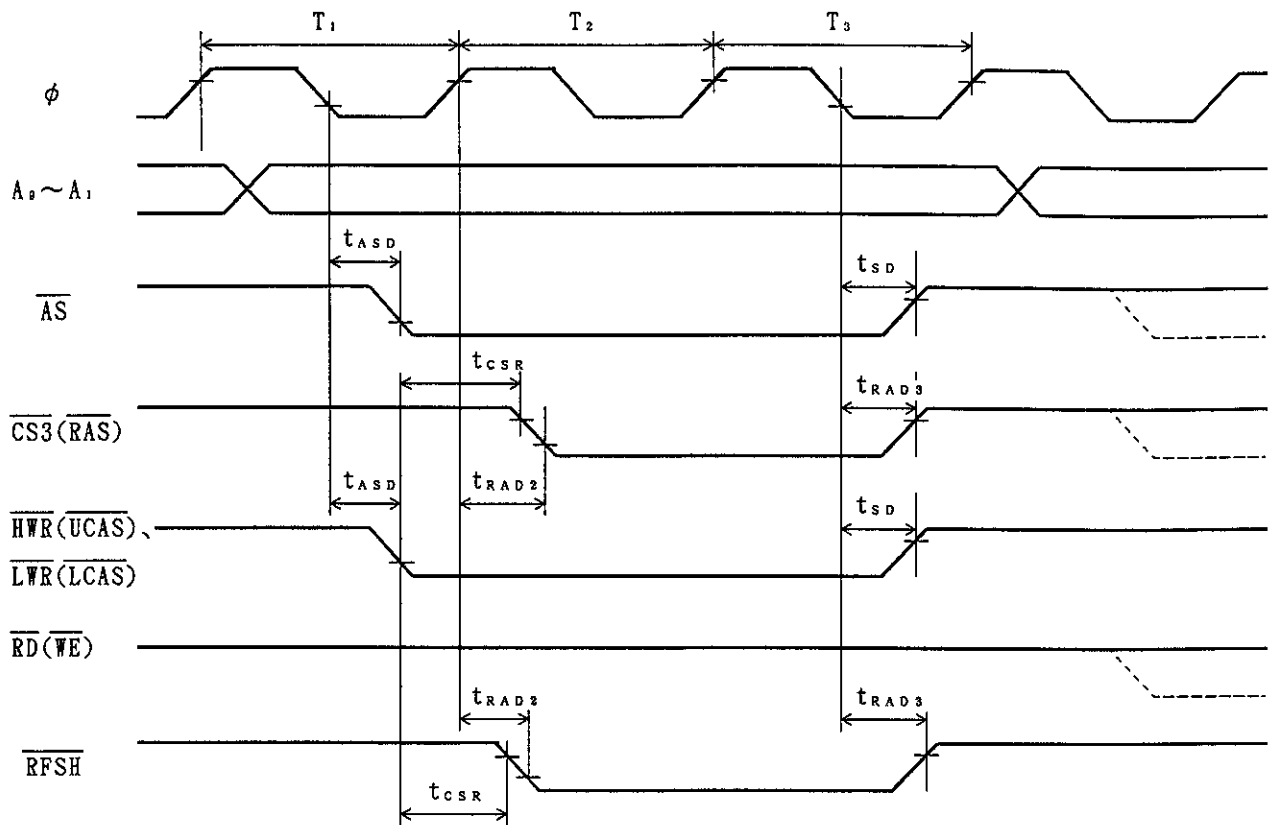


図21.14 DRAMバスタイミング (リフレッシュサイクル時) / 3ステートアクセス
 — 2 CAS方式 —

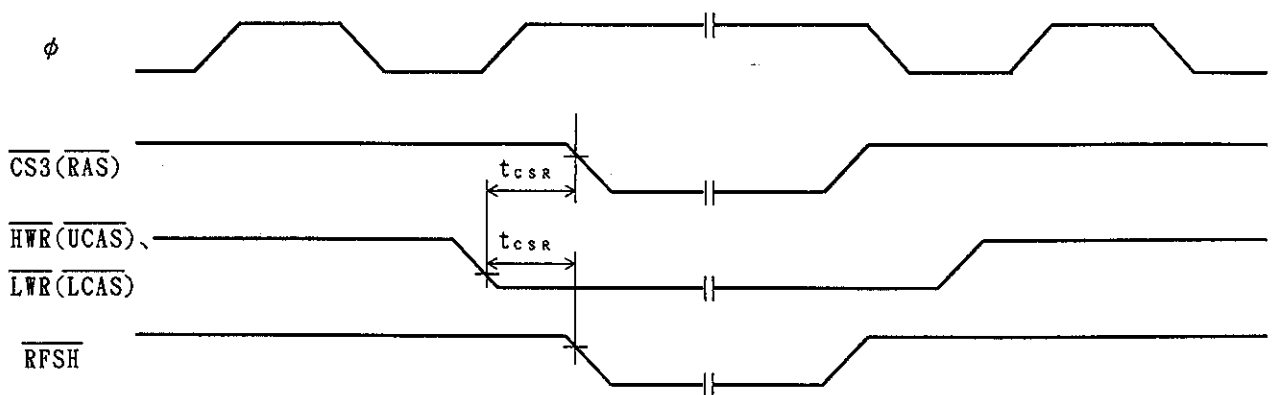


図21.15 DRAMバスタイミング (セルフリフレッシュモード)
 — 2 CAS方式 —

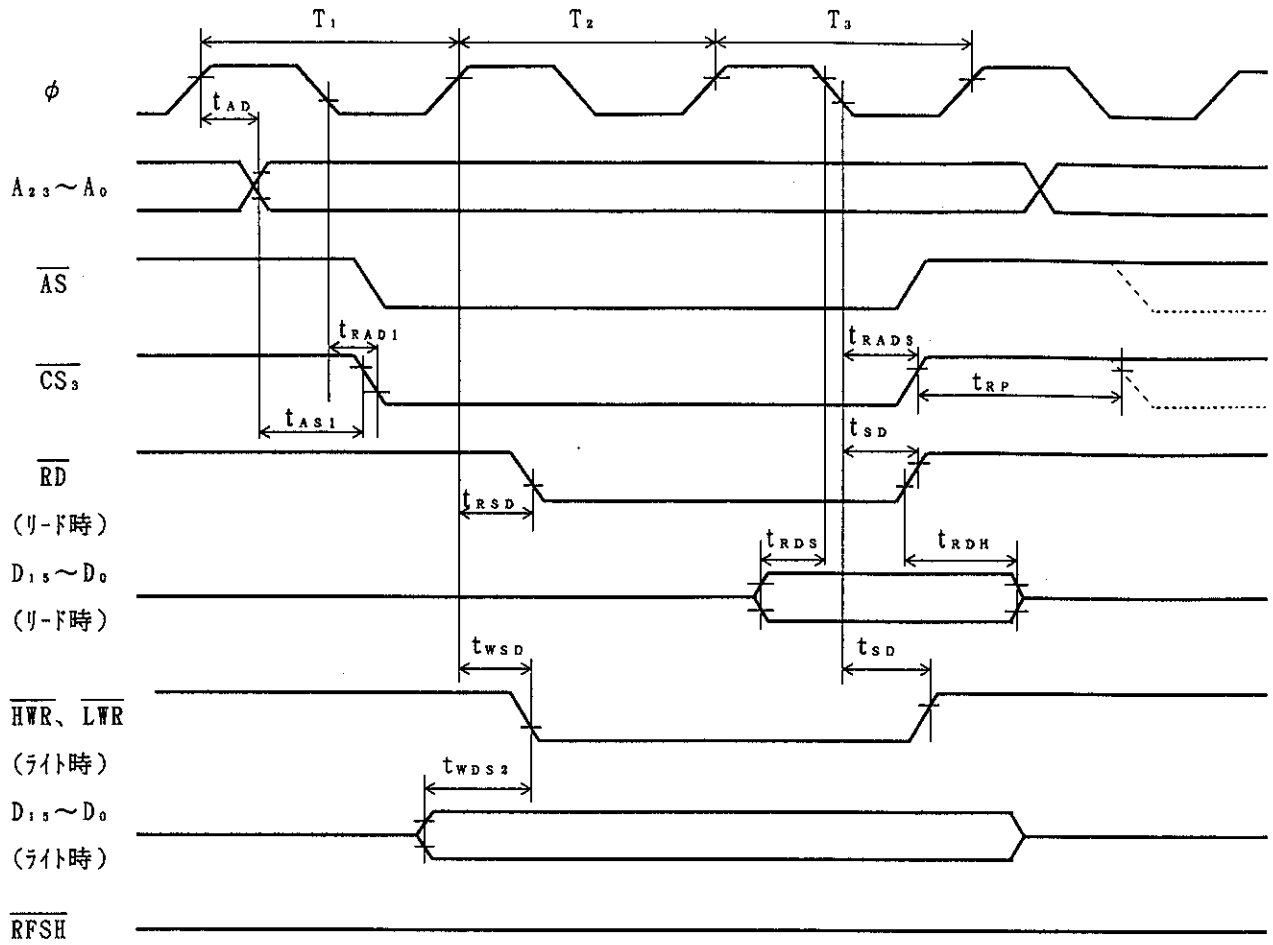


図21.16 PSRAMバスタイミング (リード/ライト時) 3ステートアクセス

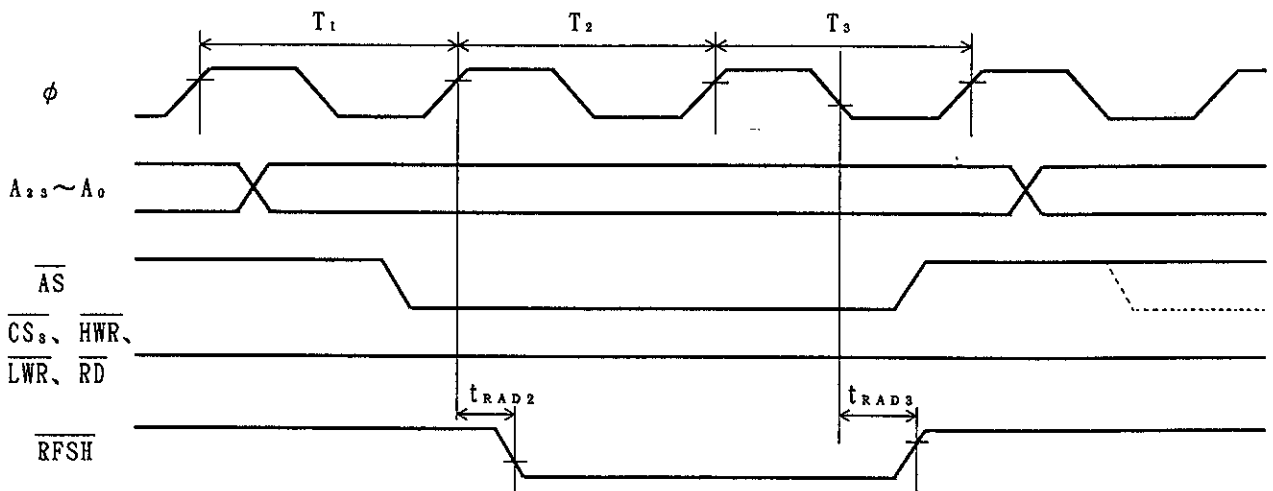


図21.17 PSRAMバスタイミング (リフレッシュサイクル時) / 3ステートアクセス

21.4.3 制御信号タイミング

制御信号タイミングを以下に示します。

(1) リセット入力タイミング

図21.18にリセット入力タイミングを示します。

(2) リセット出力タイミング

図21.19にリセット出力タイミングを示します。

(3) 割込み入力タイミング

図21.20にNMI、IRQ₀～IRQ₇割込み入力タイミングを示します。

(4) バスリリースモードタイミング

図21.21にバスリリースモードタイミングを示します。

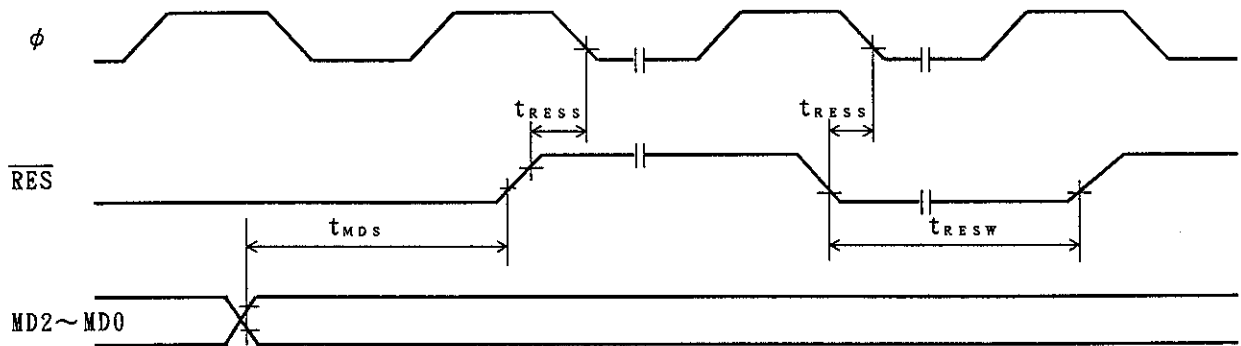


図21.18 リセット入力タイミング

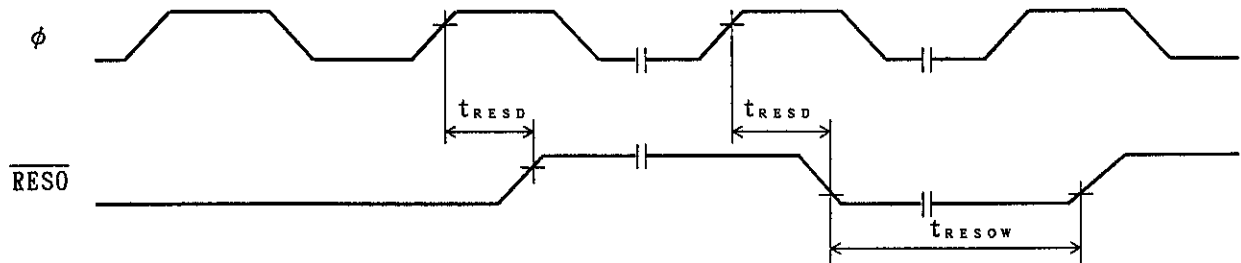
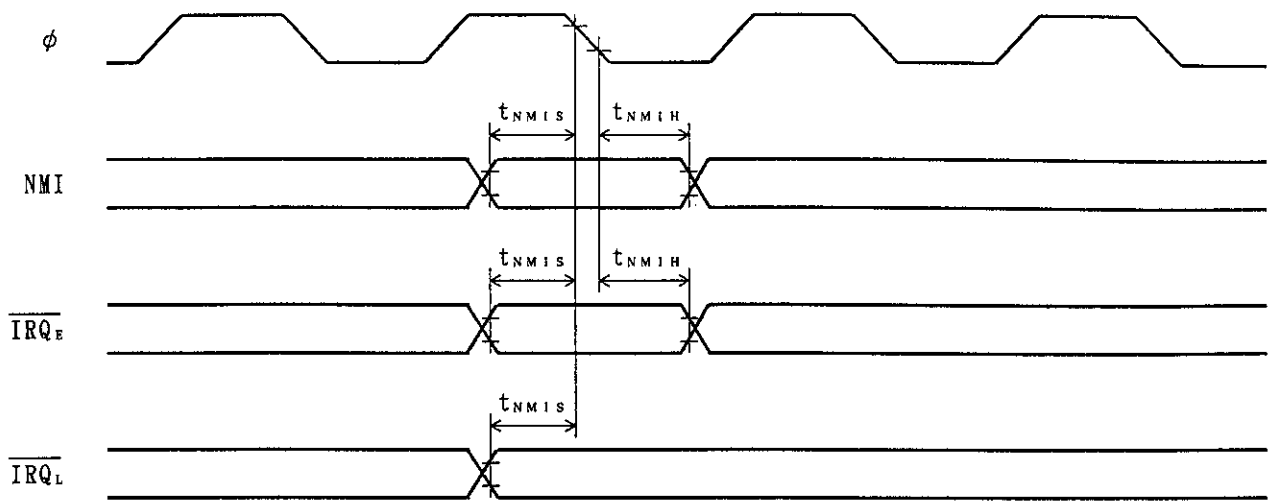
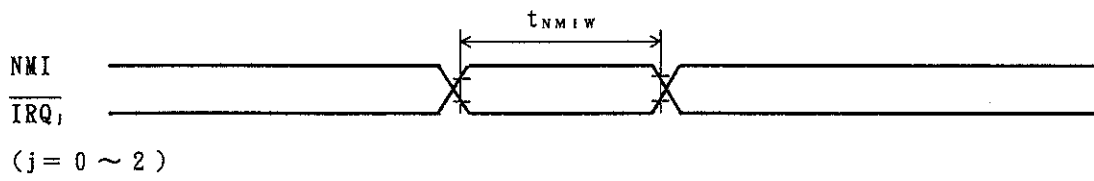


図21.19 リセット出力タイミング



$\overline{\text{IRQ}}_E$: $\overline{\text{IRQ}}_i$ がエッジ指定の場合
 $\overline{\text{IRQ}}_L$: $\overline{\text{IRQ}}_i$ がレベル指定の場合 ($i = 0 \sim 5$)



($j = 0 \sim 2$)

図21.20 割込み入力タイミング

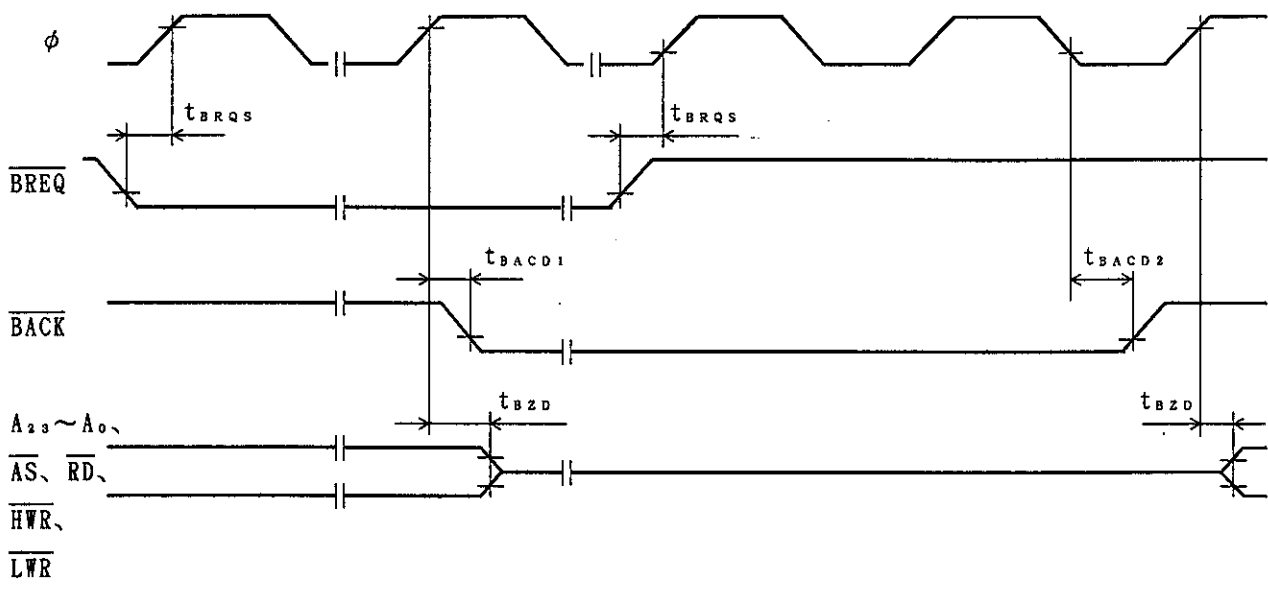


図21.21 バスリリースモードタイミング

21.4.4 クロックタイミング

クロックタイミングを以下に示します。

(1) 発振安定時間タイミング

図21.22に発振安定時間タイミングを示します。

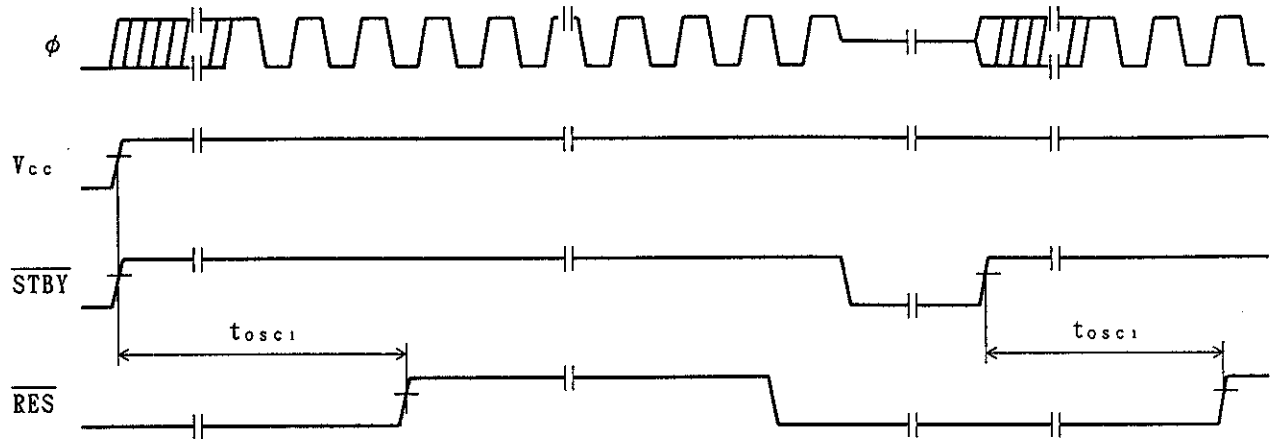


図21.22 発振安定時間タイミング

21.4.5 TPC、I/Oポートタイミング

図21.23にTPC、I/Oポートの入出力タイミングを示します。

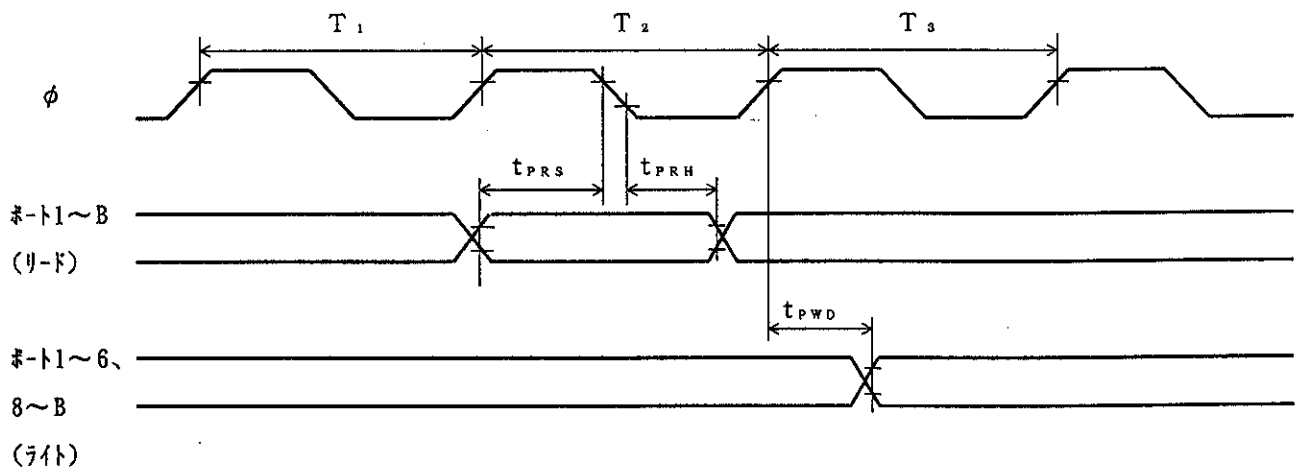


図21.23 TPC、I/Oポート入出力タイミング

21.4.6 I T U タイミング

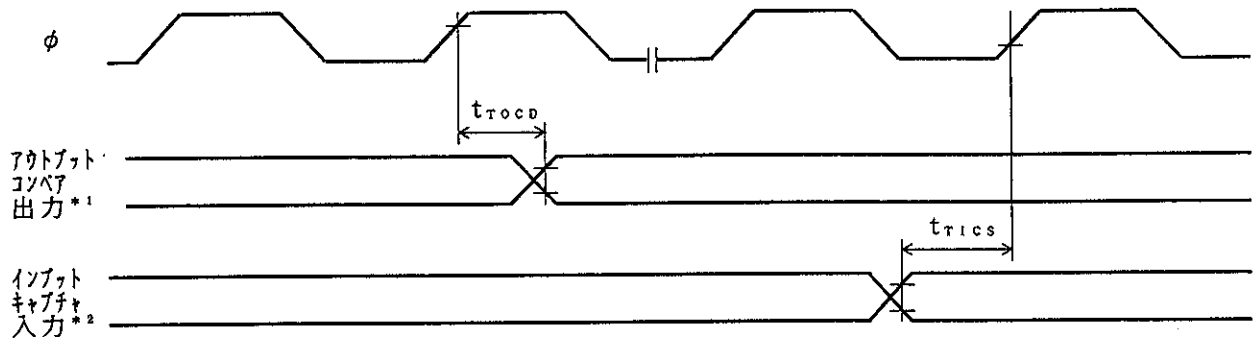
I T U の各タイミングを以下に示します。

(1) I T U 入出力タイミング

図21.24に I T U 入出力タイミングを示します。

(2) I T U 外部クロック入力タイミング

図21.25に I T U 外部クロック入力タイミングを示します。



【注】 *¹ T I O C A (0 ~ 4) 、 T I O C B (0 ~ 4) 、 T O C X A 4 、 T O C X B 4

*² T I O C A (0 ~ 4) 、 T I O C B (0 ~ 4)

図21.24 I T U 入出力タイミング

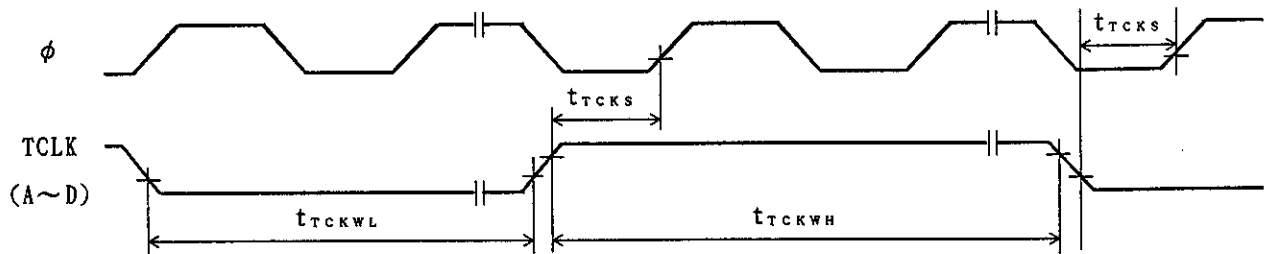


図21.25 I T U クロック入力タイミング

21.4.7 S C I 入出力タイミング

S C I の各タイミングを以下に示します。

(1) S C I 入力クロックタイミング

図21.26にS C K入力クロックタイミングを示します。

(2) S C I 入出力タイミング (クロック同期式モード)

図21.27にクロック同期式モード時のS C I 入出力タイミングを示します。

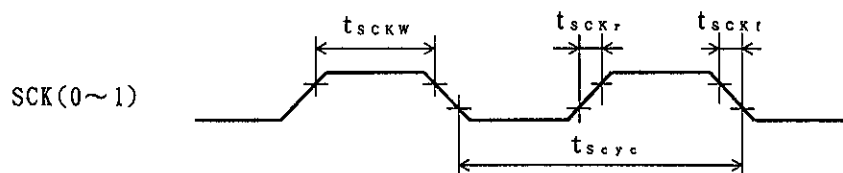


図21.26 S C K入力クロックタイミング

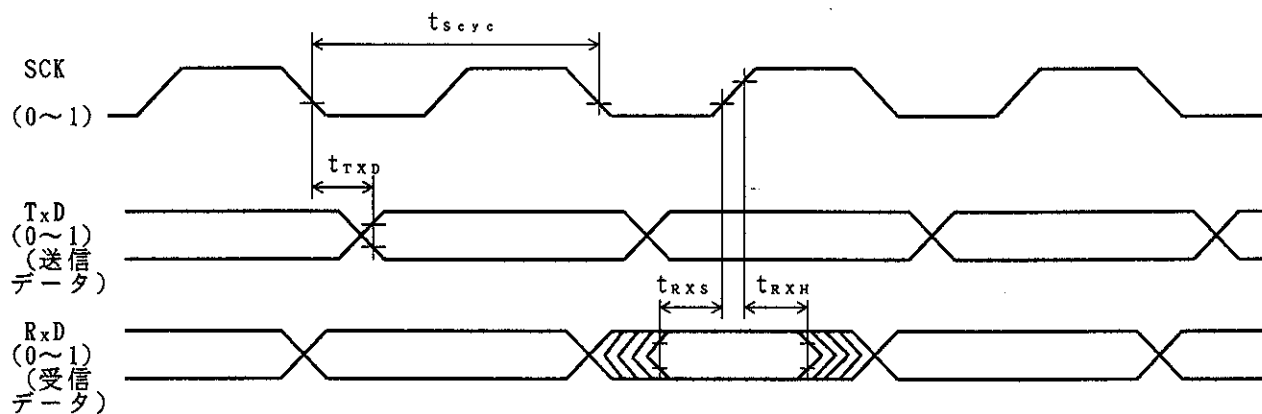


図21.27 クロック同期式モード時のS C I 入出力タイミング

21.4.8 DMAC タイミング

DMAC の各タイミングを以下に示します。

- (1) DMAC $\overline{\text{TEND}}$ 出力タイミング / 2 ステートアクセス
DMAC $\overline{\text{TEND}}$ 出力タイミング / 2 ステートアクセスを図 21.28 に示します。
- (2) DMAC $\overline{\text{TEND}}$ 出力タイミング / 3 ステートアクセス
DMAC $\overline{\text{TEND}}$ 出力タイミング / 3 ステートアクセスを図 21.29 に示します。
- (3) DMAC $\overline{\text{DREQ}}$ 入力タイミング
DMAC $\overline{\text{DREQ}}$ 入力タイミングを図 21.30 に示します。

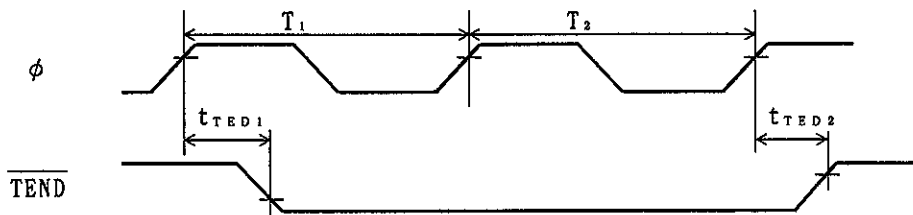


図 21.28 DMAC $\overline{\text{TEND}}$ 出力タイミング / 2 ステートアクセス

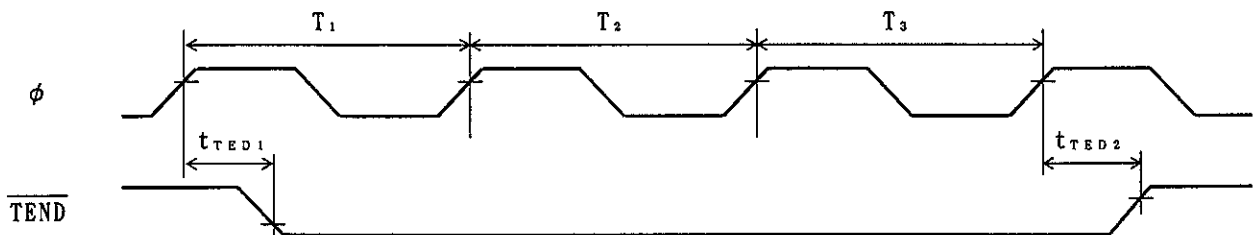


図 21.29 DMAC $\overline{\text{TEND}}$ 出力タイミング / 3 ステートアクセス

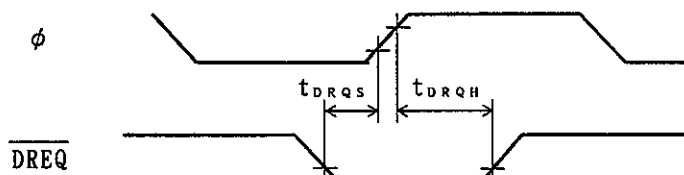


図 21.30 DMAC $\overline{\text{DREQ}}$ 入力タイミング